

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-094247

(43)Date of publication of application : 29.03.2002

(51)Int.Cl.

H05K 3/46

H01L 23/12

H05K 1/02

H05K 1/03

H05K 1/16

H05K 7/20

(21)Application number : 2000-280632

(71)Applicant : SONY CORP

(22)Date of filing : 14.09.2000

(72)Inventor : OKUHORA AKIHIKO

OGAWA TAKESHI

NAKAYAMA HIROKAZU

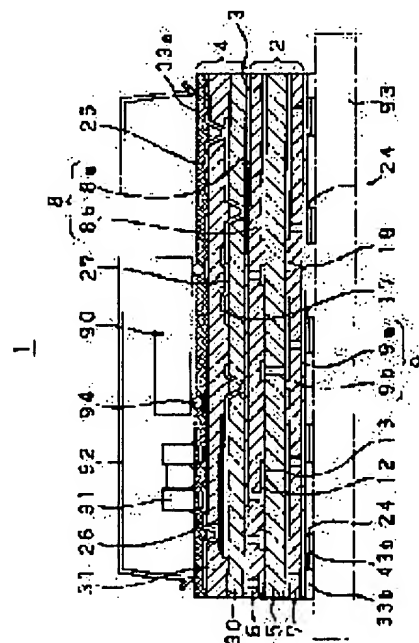
OYA YOICHI

(54) HIGH-FREQUENCY MODULE DEVICE AND METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-frequency module device having high accuracy, advanced function, reduced in height and size of package, and made at reduced cost.

SOLUTION: The high-frequency module device has a base board 2 in which a pattern wiring layer 6 is formed on the first main plane 5a of a core base body 5 formed of an organic base material having heat resistance and high-frequency characteristics and in which the uppermost layer is subjected to a planarizing treatment to form a high-frequency device layer forming plane 3, and a high-frequency device layer 4 having a receiving device therein that is formed on the high-frequency device layer forming plane 3 by a thin film technology or a thick film technology and that has a resistor 27 and a capacitor 26 both of which are supplied with power or a signal from the base board 2 side via a dielectric insulating layer 30.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-94247

(P 2002-94247 A)

(43) 公開日 平成14年3月29日 (2002. 3. 29)

(51) Int. Cl. 7

H05K 3/46

識別記号

F I

H05K 3/46

テコト (参考)

Z 4E351

B 5E322

Q 5E338

T 5E346

U

審査請求 未請求 請求項の数 23 O L

(全 17 頁) 最終頁に続く

(21) 出願番号 特願2000-280632 (P2000-280632)

(22) 出願日 平成12年9月14日 (2000. 9. 14)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 奥洞 明彦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 小川 剛

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100067736

弁理士 小池 晃 (外2名)

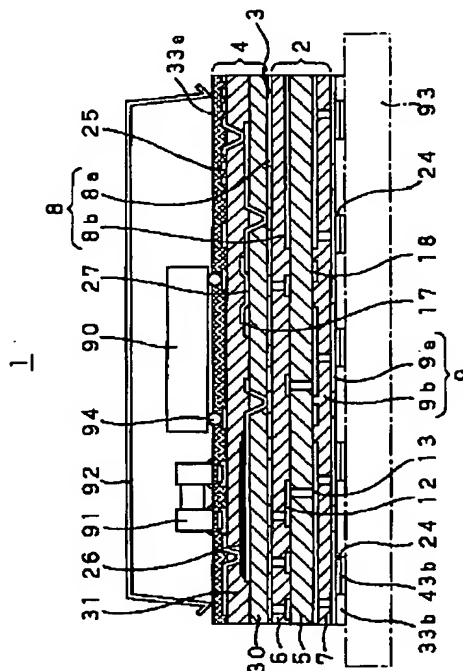
最終頁に続く

(54) 【発明の名称】 高周波モジュール装置及びその製造方法

(57) 【要約】

【課題】 高精度、高機能で薄型化され、パッケージの小型化、低価格を図るようにする。

【解決手段】 耐熱特性や高周波特性を有する有機基材により成形したコア基材5の第1の主面5a上にパターン配線層6を形成するとともに最上層に平坦化処理を施して高周波素子層形成面3を形成してなるベース基板部2と、高周波素子層形成面3上に、薄膜技術或いは厚膜技術によって形成され、誘電絶縁層30を介してベース基板部2側から電源或いは信号の供給を受ける抵抗体27、キャパシタ26からなる受動素子を層内に構成した高周波素子層部4とからなる。



【特許請求の範囲】

【請求項 1】 耐熱特性及び高周波特性を有する有機基材により形成したコア基材の第 1 の主面上にパターン配線層を形成するとともに、その最上層に平坦化処理を施して高周波素子層形成面を形成してなるベース基板部と、

上記ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いはパターン配線部からなる受動素子が層内に形成されてなる高周波素子層部とから構成されたことを特徴とする高周波モジュール装置。

【請求項 2】 上記コア基材に、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ、ポリノルボルネン、セラミック或いはセラミックと有機材料の混合物によって形成された両面基板やエポキシ系両面基板が用いられることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 3】 上記コア基材が、上記高周波素子層形成面と対向する第 2 の主面にパターン配列された入出力端子部が形成されて電源或いは信号の入出力面として構成され、

上記第 2 の主面が上記入出力端子部を介してマザー基板上に直接実装されることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 4】 上記高周波素子層部を構成する誘電絶縁層が、高周波特性、耐熱性或いは耐薬品性を有するとともに、塗布均一性や厚み制御特性を有するベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ等の有機材料、エポキシ系樹脂或いはアクリル系樹脂により、上記ベース基板部の高周波素子層形成面上に多層に形成されることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 5】 上記高周波素子層部の最上層の誘電絶縁層上に、パターン配線層が形成されるとともに、パターン配線の所定のランドを露呈させてコーティング層が形成され、

上記コーティング層上に、上記ランドと接続された少なくとも 1 個以上の高周波集積回路素子が直接搭載されたことを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 6】 上記高周波素子層部に、上記高周波集積回路素子を含む全面を覆うシールドカバーが取り付けられることを特徴とする請求項 5 に記載の高周波モジュール装置。

【請求項 7】 上記高周波集積回路素子とシールドカバーの内面との間に、熱伝導性を有する樹脂材が充填されたことを特徴とする請求項 6 に記載の高周波モジュール装置。

【請求項 8】 上記高周波素子層部に、上記高周波集積

回路素子の搭載領域に対応して、上記ベース基板部に連通する多数の放熱ビアが形成されたことを特徴とする請求項 6 に記載の高周波モジュール装置。

【請求項 9】 上記ベース基板部に、上記高周波素子層部の各放熱ビアとそれぞれ接続された多数の放熱ビアが形成されるとともに、上記コア基材に放熱プレートが設けられることを特徴とする請求項 8 に記載の高周波モジュール装置。

【請求項 10】 上記各放熱ビアが、上記コア基材の第 1 の主面上に形成されたパターン配線層の一部と接続されており、

上記パターン配線層が 50 μm 以上の厚みを有することを特徴とする請求項 8 に記載の高周波モジュール装置。

【請求項 11】 耐熱特性や高周波特性を有する有機基材によってコア基材を形成する第 1 の工程と、上記コア基材の第 1 の主面上に多層のパターン配線層を形成する第 2 の工程と、最上層に平坦化処理を施して高周波素子層形成面を形成する第 3 の工程とを経てベース基板部を製作するベース基板部製作工程と、

上記ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いはパターン配線部からなる受動素子を層内に構成する高周波素子層形成工程とを有することを特徴とする高周波モジュール装置の製造方法。

【請求項 12】 上記コア基板の形成工程が、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ、ポリノルボルネン、セラミック或いはセラミックと有機材料の混合物、エポキシ系樹脂によって両面基板を形成する工程であることを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 13】 上記ベース基板部製作工程において、上記第 1 主面側の最上層に形成された配線パターン層を被覆する第 1 のコーティング樹脂層と、上記第 1 主面と対向する第 2 の主面を被覆する第 2 のコーティング樹脂層とを形成するコーティング樹脂層形成工程を有し、上記第 1 のコーティング樹脂層が、上記高周波素子層形成工程に先行する上記第 3 の工程において上記最上層の配線パターン層とともに研磨加工を施されることにより同一面を構成する平坦化処理が施され、

上記第 2 のコーティング樹脂層が、上記高周波素子層形成工程の後工程として上記第 2 の主面に形成された配線パターン層を露呈させる研磨加工が施されて入出力端子部を構成することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 14】 上記コア基板の第 2 の主面に形成された入出力端子部が、マザー基板上に形成された入出力端子と接続されることにより、上記マザー基板上に直接実装されることを特徴とする請求項 13 に記載の高周波モジュール装置の製造方法。

【請求項 15】 高周波特性、耐熱性或いは耐薬品性を有するとともに、塗布均一性や厚み制御性を有するベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ等の有機材料、エポキシ系樹脂或いはアクリル系樹脂により、上記高周波素子層部を構成する少なくとも 2 層の上記誘電絶縁層を、上記ベース基板部の高周波素子層形成面上に形成することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 16】 上記高周波素子層形成工程において、上記高周波素子層形成面上に上記第 1 の誘電絶縁層を形成する第 1 の誘電絶縁層形成工程と、上記第 1 の誘電絶縁層上に第 1 の配線層を形成するとともに抵抗体部とキャパシタ部とをパターン形成する第 1 層形成工程と、上記第 1 の配線層上に上記第 2 の誘電絶縁層を形成する第 1 の誘電絶縁層形成工程と、第 2 の誘電絶縁層上に第 2 の配線層を形成するとともにインダクタ部と配線部とを形成する第 2 層形成工程とを有することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 17】 上記第 1 層形成工程において、上記第 1 の配線層に、スパッタ法或いは化学蒸着法により成膜した金属薄膜層にパターン形成を行った後に、上記抵抗体部の形成対応部位に陽極酸化処理を施して高誘電体層からなる上記抵抗体部を形成することを特徴とする請求項 16 に記載の高周波モジュール装置の製造方法。

【請求項 18】 上記高周波素子層形成工程において、最上層の誘電絶縁層上に所定のパターン配線された上部配線パターン層を形成する工程と、上記配線パターン層の所定のランドを露呈させてコーティング層を形成する工程とを有し、上記コーティング層上に、上記ランドと接続された少なくとも 1 個以上の高周波集積回路素子が直接搭載されることを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 19】 上記高周波素子層上に、上記高周波集積回路素子を含む全面を覆うシールドカバーを取り付ける工程を有することを特徴とする請求項 18 に記載の高周波モジュール装置の製造方法。

【請求項 20】 上記高周波集積回路素子とシールドカバーの内面との間に、熱伝導性樹脂を充填する工程を有することを特徴とする請求項 19 に記載の高周波モジュール装置の製造方法。

【請求項 21】 上記高周波素子層形成工程において、上記高周波集積回路素子の搭載領域に対応する上記高周波素子層部に、上記ベース基板部に連通する多数の放熱ビアを形成する工程を有することを特徴とする請求項 11 乃至請求項 20 のいずれか 1 項に記載の高周波モジュール装置の製造方法。

【請求項 22】 上記ベース基板部に、上記高周波素子層部の各放熱ビアとそれぞれ接続された多数の放熱ビアを形成するとともに、放熱プレートが設けられた上記コ

ア基板が用いられることを特徴とする請求項 21 に記載の高周波モジュール装置の製造方法。

【請求項 23】 上記ベース基板部上にパターン配線されるとともに上記放熱ビアが接続される上記配線パターン層を、50 μm 以上の厚みで形成することを特徴とする請求項 22 に記載の高周波モジュール装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えばパーソナルコンピュータ、携帯電話機、オーディオ機器等の各種電子機器に好適に搭載され、情報通信機能やストレージ機能等を有して超小型通信機能モジュールを構成する高周波モジュール装置及びその製造方法に関する。

【0002】

【従来の技術】例えば、音楽、音声或いは画像等の各種情報は、近年、データのデジタル化に伴ってパーソナルコンピュータやモバイルコンピュータ等によっても手軽に扱えるようになってきている。また、これらの情報は、音声コーデック技術や画像コーデック技術により帯域圧縮が図られて、デジタル通信やデジタル放送により各種の通信端末機器に対して容易にかつ効率的に配信される環境が整いつつある。例えば、オーディオ・ビデオデータ（AVデータ）は、携帯電話機によって屋外での受信も可能である。

【0003】ところで、データ等の送受信システムは、家庭を始めとして小規模な地域内においても好適なネットワークシステムの提案によって、様々な活用されるようになってきている。ネットワークシステムとしては、例えば IEEE802.1a で提案されているような 5 GHz 帯域の狭域無線通信システム、IEEE802.1b で提案されているような 2.45 GHz 帯域の無線 LAN システム或いは Bluetooth と称される近距離無線通信システム等の種々の次世代ワイヤレスシステムが注目されている。データ等の送受信システムは、かかるワイヤレスネットワークシステムを有効に利用して、家庭内や屋外等の様々な場所において手軽にかつ中継装置等を介することなく様々なデータの授受、インターネット網へのアクセスやデータの送受信が可能となる。

【0004】一方、データ等の送受信システムにおいては、小型軽量で携帯可能であり上述した通信機能を有する通信端末機器の実現が必須となる。通信端末機器においては、送受信部においてアナログの高周波信号の変復調処理を行うことが必要であることから、一般に図 23 に示すような送受信信号からいったん中間周波数に変換するようにしたスーパーヘテロダイン方式による高周波送受信回路 100 が備えられる。

【0005】高周波送受信回路 100 には、アンテナや切替スイッチを有して情報信号を受信或いは送信するアンテナ部 101 と、送信と受信との切替を行う送受信切

替器 102 とが備えられる。高周波送受信回路 100 には、周波数変換回路部 103 や復調回路部 104 等からなる受信回路部 105 が備えられる。高周波送受信回路 100 には、パワーアンプ 106 やドライブアンプ 107 及び変調回路部 108 等からなる送信回路部 109 が備えられる。高周波送受信回路 100 には、受信回路部 105 や送信回路部 109 に基準周波数を供給する基準周波数生成回路部が備えられる。

【0006】かかる高周波送受信回路 100 においては、詳細を省略するが、各段間にそれぞれ介挿された種々のフィルタ、局発装置 (VCO)、SAW フィルタ等の大型機能部品や、整合回路或いはバイアス回路等の高周波アナログ回路に特有なインダクタ、抵抗、キャパシタ等の受動部品の点数が非常に多い構成となっている。高周波送受信回路 100 は、各回路部の IC 化が図られるが、各段間に介挿されるフィルタを IC 中に取り込めず、またこのために整合回路も外付けとして必要となる。したがって、高周波送受信回路 100 は、全体に大型となり、通信端末機器の小型軽量化に大きな障害となっていた。

【0007】一方、通信端末機器には、図 24 に示すように中間周波数への変換を行わずに情報信号の送受信を行うようにしたダイレクトコンバージョン方式による高周波送受信回路 110 も用いられる。高周波送受信回路 110 においては、アンテナ部 111 によって受信された情報信号が送受信切替器 112 を介して復調回路部 113 に供給されて直接ベースバンド処理が行われる。高周波送受信回路 110 においては、ソース源で生成された情報信号が変調回路部 114 において中間周波数に変換されることなく直接所定の周波数帯域に変調され、アンプ 115 と送受信切替器 112 を介してアンテナ部 111 から送信される。

【0008】かかる高周波送受信回路 110 は、情報信号について中間周波数の変換を行うことなくダイレクト検波を行うことによって送受信する構成であることから、フィルタ等の部品点数が低減されて全体構成の簡易化が図られ、より 1 チップ化に近い構成が見込まれるようになる。しかしながら、高周波送受信回路 110 においても、後段に配置されたフィルタ或いは整合回路の対応が必要となる。また、高周波送受信回路 110 は、高周波段で一度の増幅を行うことから十分なゲインを得ることが困難となり、ベースバンド部でも増幅操作を行う必要がある。したがって、高周波送受信回路 110 は、DC オフセットのキャンセル回路や余分なローパスフィルタを必要とし、さらに全体の消費電力が大きくなるという問題がある。

【0009】

【発明が解決しようとする課題】従来の高周波送受信回路は、上述したようにスーパーヘテロダイン方式及びダイレクトコンバージョン方式のいずれにおいても、通信

端末機器の小型軽量化等の要求仕様に対して十分な特性を満足し得ないものであった。このため、高周波送受信回路については、例えば Si-CMS 回路等をベースとして簡易な構成によって小型化を図ったモジュール化について種々の試みが図られている。すなわち、試みの 1 つは、例えば特性の良い受動素子を Si 基板上に形成するとともにフィルタ回路や共振器等を LSI 上に作り込み、さらにベースバンド部分のロジック LSI も集積化することで、いわゆる 1 チップ化高周波送受信モジュールを製作する方法である。

【0010】しかしながら、かかる Si 基板高周波送受信モジュールにおいては、いかにして性能の良いインダクタを LSI 上に形成するかが極めて重要となる。高周波送受信モジュール 120 においては、このために例えば図 25 に示すように、Si 基板 121 及び SiO₂ 絶縁層 122 のインダクタ形成部位 123 に対応して大きな凹部 124 を形成する。高周波送受信モジュール 120 は、凹部 124 に臨ませて第 1 の配線層 125 を形成するとともに凹部 124 を閉塞する第 2 の配線層 126 が形成されてインダクタ部 127 を構成する。また、高周波送受信モジュールは、他の対応として配線パターンの一部を基板表面から立ち上げて空中に浮かすといった対応を図ることによってインダクタ部が形成されていた。しかしながら、かかる高周波送受信モジュールは、いずれもインダクタ部を形成する工程が極めて面倒であり、工程の増加によってコストがアップするといった問題があった。

【0011】一方、1 チップ化高周波送受信モジュールにおいては、アナログ回路の高周波回路部と、デジタル回路のベースバンド回路部との間に介在する Si 基板の電氣的干渉が大きな問題となる。高周波送受信モジュールについては、例えば図 26 に示した Si 基板高周波送受信モジュール 130 や、図 27 に示したガラス基板高周波送受信モジュール 140 が提案されている。高周波送受信モジュール 130 は、Si 基板 131 上に SiO₂ 層 132 を形成した後に、リソグラフィ技術によって受動素子形成層 133 が成膜形成されてなる。

【0012】受動素子形成層 133 には、詳細を省略するが、その内部に配線パターンとともにインダクタ部、抵抗体部或いはキャパシタ部等の受動素子が薄膜形成技術や厚膜形成技術によって多層に形成されている。高周波送受信モジュール 130 は、受動素子形成層 133 上にビア (中継スルーホール) 等を介して内部配線パターンと接続された端子部が形成され、これら端子部にフリップチップ実装法等により高周波 IC や LSI 等の回路素子 134 が直接実装されて構成される。

【0013】高周波送受信モジュール 130 は、例えばマザー基板等に実装することで、高周波回路部とベースバンド回路部とを区分して両者の電氣的干渉を抑制することが可能とされる。ところで、かかる高周波送受信モ

ジュール 130 においては、導電性を有する Si 基板 131 が、受動素子形成層 133 内に各受動素子を形成する際に機能するが、各受動素子の良好な高周波特性によって邪魔になるといった問題がある。

【0014】一方、高周波送受信モジュール 140 は、上述した高周波送受信モジュール 130 の Si 基板 131 の問題を解決するために、ベース基板にガラス基板 141 が用いられている。高周波送受信モジュール 140 も、ガラス基板 141 上にリソグラフィ技術によって受動素子形成層 142 が成膜形成されてなる。受動素子形成層 142 には、詳細を省略するが、その内部に配線パターンとともにインダクタ部、抵抗体部或いはキャパシタ部等の受動素子が薄膜形成技術や厚膜形成技術によって多層に形成されている。高周波送受信モジュール 140 は、受動素子形成層 142 上にビア等を介して内部配線パターンと接続された端子部が形成され、これら端子部にフリップチップ実装法等により高周波 IC や LSI 等の回路素子 133 が直接実装されて構成される。

【0015】高周波送受信モジュール 140 は、導電性を有しないガラス基板 141 を用いることで、ガラス基板 141 と受動素子形成層 142 との容量的結合度が抑制され受動素子形成層 142 内に良好な高周波特性を有する受動素子を形成することが可能である。しかしながら、高周波送受信モジュール 140 は、例えばマザー基板等に実装するために、受動素子形成層 142 の表面に端子パターンを形成するとともにワイヤボンディング法等によってマザー基板との接続が行われる。したがって、高周波送受信モジュール 140 は、端子パターン形成工程やワイヤボンディング工程が必要となる。

【0016】1チップ化高周波送受信モジュールにおいては、上述したようにベース基板上に高精度の受動素子形成層が形成される。ベース基板には、受動素子形成層を薄膜形成する際に、スパッタリング時の表面温度の上昇に対する耐熱特性、リソグラフィ時の焦点深度の保持、マスキング時のコンタクトアライメント特性が必要となる。ベース基板は、このために高精度の平坦性が必要とされるとともに、絶縁性、耐熱性或いは耐薬品性等が要求される。

【0017】Si 基板 131 やガラス基板 141 は、かかる特性を有しており LSI と別プロセスにより低コストで低損失な受動素子の形成を可能とする。また、Si 基板 131 やガラス基板 141 は、従来のセラミックモジュール技術で用いられる印刷によるパターン等の形成方法或いはプリント配線基板に配線パターンを形成する湿式エッチング法等と比較して、高精度の受動素子の形成が可能であるとともに、素子サイズをその面積が 1/100 程度まで縮小することを可能とする。さらに、Si 基板 131 やガラス基板 141 は、受動素子の使用限界周波数帯域を 20 GHz まで高めることも可能とする。

【0018】しかしながら、かかる高周波送受信モジュールにおいては、上述したような Si 基板 131 やガラス基板 141 上に形成した配線層を介して高周波信号系のパターン形成と、電源やグランドの供給配線或いは制御系信号配線が行われる。高周波送受信モジュールにおいては、このために各配線間に電氣的干渉が生じるとともに、配線層を多層に形成することによるコストアップの問題が生じる。

【0019】さらに、高周波送受信モジュール 130、140 は、図 28 に示すようなパッケージ化が図られる。パッケージ 150 は、インターポーザ基板 151 の一方主面上に高周波送受信モジュール 130 を搭載するとともに全体を絶縁樹脂 156 によって封装してなる。インターポーザ基板 151 は、表裏主面にパターン配線層 152、153 がそれぞれ形成されるとともに、高周波送受信モジュール 130 の搭載領域の周囲に多数のランド 154 が形成されてなる。

【0020】パッケージ 150 は、インターポーザ基板 151 上に高周波送受信モジュール 130 を搭載した状態で、この高周波送受信モジュール 130 とランド 154 とをワイヤボンディング 155 によって電氣的に接続して電源供給や信号の送受を行うようにする。したがって、高周波送受信モジュール 130 には、高周波 IC 134 やチップ部品 135 等を実装した表面層に、これら実装部品を接続する配線パターン 136 やワイヤボンディング 155 との接続端子 137 等が形成される。なお、高周波送受信モジュール 140 についても、同様にパッケージ化が図られる。

【0021】高周波送受信モジュール 130、140 は、上述したようにインターポーザ基板 151 を介してパッケージ化が図られるために、パッケージ 150 の厚みや面積を大きくさせるといった問題がある。また、高周波送受信モジュール 130、140 は、パッケージ 150 のコストをアップさせるといった問題もある。

【0022】また、Si 基板或いはガラス基板高周波送受信モジュールにおいては、搭載した高周波 IC や LSI 等の回路素子を覆ってシールドカバーが設けられるが、これら回路素子から発生する熱の放熱構造によって大型化するという問題もある。さらに、高周波送受信モジュールにおいては、比較的高価な Si 基板 121 やガラス基板 131 を用いることで、コストがアップするという問題があった。

【0023】したがって、本発明は、ベース基板として低価格の有機基板が用いられるが、このベース基板上に高精度の受動素子や高密度配線層を形成することにより、高機能及び薄型化、小型化、低価格を図った高周波モジュール装置及びその製造方法を提供することを目的に提案されたものである。

【0024】

50 【課題を解決するための手段】 上述した目的を達成する

本発明にかかる高周波モジュール装置は、ベース基板部と、このベース基板部上に積層形成される高周波素子層部とから構成される。ベース基板部は、耐熱特性や高周波特性を有する有機基材によって形成したコア基板と、その第1の主面上に形成されたパターン配線層とからなり、最上層に平坦化処理が施されて高周波素子層形成面が形成されてなる。高周波素子層部は、ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術により誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部やキャパシタ部或いはパターン配線部からなる受動素子が層内に構成されてなる。

【0025】以上のように構成された本発明にかかる高周波モジュール装置によれば、絶縁性を有するとともに高精度の平坦面として構成されたベース基板部の高周波素子層形成面上に薄膜技術或いは厚膜技術により高周波素子層部が直接形成されることで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子や配線層が形成される。高周波モジュール装置は、廉価な材料によって形成されたコア基板上に従来の多層基板のプロセスと同様にしてベース基板部が低コストで形成されることで、全体コストの低減が図られる。高周波モジュール装置は、ベース基板部に電源やグラウンドの配線部や制御系の配線部が構成されるとともに高周波素子層部に高周波信号回路部が構成されることで、両者の電氣的分離が図られ電氣的干渉の発生が抑制されて特性の向上が図られる。高周波モジュール装置は、ベース基板部に十分な面積を有する電源やグラウンドの配線を形成することが可能であることから、レギュレーションの高い電源供給が行われる。

【0026】また、上述した目的を達成する本発明にかかる高周波モジュール装置の製造方法は、ベース基板部製作工程と、高周波素子層形成工程とを経て高周波モジュール装置を製造する。ベース基板部製作工程は、耐熱特性や高周波特性を有する有機基材によってコア基板を形成する第1の工程と、コア基板の第1の主面上に多層の配線パターン層を形成する第2の工程と、最上層に平坦化処理を施して高周波素子層形成面を形成する第3の工程とからなる。高周波素子層形成工程は、ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介してベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いは配線パターン部を多層に形成して受動素子を層内に構成する工程からなる。

【0027】上述した工程を有する本発明にかかる高周波モジュール装置の製造方法によれば、絶縁性を有するとともに高精度の平坦面として構成された高周波素子層形成面上に薄膜技術や厚膜技術により高周波素子層部を直接形成することで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子を有する薄型で高精度の高周波モジュール装置が製造される。高周波モジュール

装置の製造方法によれば、廉価な材料にて形成されたコア基板上に従来の多層基板のプロセスと同様にして低コストのベース基板部を形成することで、低コストの高周波モジュール装置が製造される。高周波モジュール装置の製造方法によれば、ベース基板部に電源やグラウンドの配線部や制御系の配線部を構成するとともに高周波素子層部に高周波信号回路部を構成することで、両者の電氣的分離が図られ電氣的干渉の発生が抑制されて特性の向上が図られた高周波モジュール装置を製造する。高周波モジュール装置の製造方法によれば、ベース基板部に十分な面積を有する電源やグラウンドの配線が形成され、レギュレーションの高い電源供給が行われる高周波モジュール装置が製造される。

【0028】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して詳細に説明する。実施の形態として図1に示した高周波モジュール装置1は、詳細を後述するベース基板部製作工程を経て、最上層が高精度の平坦面からなる高周波素子層形成面3として構成されたベース基板部2を製作するとともに、このベース基板部2をベースとして詳細を後述する高周波素子層部製作工程とによって高周波素子層形成面3上に高周波素子層部4が形成されてなる。高周波モジュール装置1は、ベース基板部2が、上層に形成された高周波素子層部4に対する電源系の配線部や制御系の配線部或いはグラウンド面を構成する。高周波モジュール装置1には、図1に示すように、高周波素子層部4の上面に高周波IC90やチップ部品91が実装されるとともにシールドカバー92によって封装される。高周波モジュール装置1は、いわゆる1チップ部品としてマザー基板93上に実装される。

【0029】ベース基板部2は、両面基板からなるコア基板5と、このコア基板5をコアとしてその第1の主面5a側に形成された第1のパターン配線層6と、第2の主面5b側に形成された第2のパターン配線層7とからなる。ベース基板部2には、後述するようにコア基板5に対して第1の樹脂付銅箔8乃至第4の樹脂付銅箔11が接合される。第1の樹脂付銅箔8は、コア基板5の第1の主面5a側に接合されて、このコア基板5とともに2層からなる第1のパターン配線層6を形成する。第2の樹脂付銅箔9は、コア基板5の第2の主面5b側に接合されて、このコア基板5とともに2層からなる第2のパターン配線層7を形成する。

【0030】ベース基板部2の構成並びに製作工程について、以下図2乃至図10に示した製作工程図も参照しながら詳細に説明する。ベース基板部2の製作工程は、図2に示すように、コア基板5の表裏主面5a、5bに適宜の第1層パターン配線層12及び第2層パターン配線層13や複数のビアホール14を形成する第1のパターン配線層形成工程s-1と、コア基板5の表裏主面5a、5bに第1の樹脂付銅箔8と第2の樹脂付銅箔9と

をそれぞれ接合する第1の銅箔接合工程s-2と、これら樹脂付銅箔8、9とにビア15、16を形成するビア形成工程s-3とを有する。ベース基板部2の製作工程は、接合された樹脂付銅箔8、9にそれぞれ適宜の第3層パターン配線層17及び第4層パターン配線層18とを形成する第2のパターン配線層形成工程s-4とを経て、ベース基板中間体19を製作する。

【0031】ベース基板部2の製作工程は、ベース基板中間体19に対して第3層パターン配線層17及び第4層パターン配線層18を被覆する第3の樹脂付銅箔10と第2の樹脂付銅箔11とをそれぞれ接合する第2の銅箔接合工程s-5を有する。ベース基板部2の製作工程は、第3の樹脂付銅箔10と第4の樹脂付銅箔11とに対して研磨処理を施して第1の主面5a側の最上層に高周波素子層形成面3を形成する研磨工程s-6を経てベース基板部2を製作する。

【0032】コア基板5は、低誘電率で低い $Tan\delta$ 、すなわち高周波特性に優れた基材、例えばポリフェニールエチレン(PPE)、ビスマレイドトリアジン(BT-resin)、ポリテトラフルオロエチレン(商標名テフロン)、ポリイミド、液晶ポリマ(LCP)、ポリノルボルネン(PNB)、セラミック或いはセラミックと有機基材の混合体等が用いられて形成される。コア基板5は、機械的剛性ととともに耐熱性、耐薬品性を有し、例えば上述した基材よりもさらに廉価なエポキシ系基板FR-5等も用いられる。コア基板5は、上述した基材によって形成されることで、高精度に形成されることによって比較的高価となるSi基板やガラス基板と比較して廉価であり、材料コストの低減が図られる。

【0033】コア基板5には、図3に示すように第1の主面5aと第2の主面5bの全面に銅箔層20a、20bが形成されている。コア基板5には、第1の配線パターン層形成工程s-1が施される。コア基板5は、ドリルやレーザによる孔穿加工が施されて所定の位置にそれぞれビアホール14が形成される。コア基板5には、メッキ等によって内壁に導通処理が施されたビアホール14内に、導電ペースト21を埋め込んだ後にメッキ法によって蓋形成が行われる。コア基板5は、銅箔層20a、20bに対してフォトリソグラフ処理が施されることによって、図4に示すように第1の主面5aと第2の主面5bとにそれぞれ所定の第1層配線パターン層12及び第2層配線パターン層13とが形成される。

【0034】以上の工程を経たコア基板5には、第1の銅箔接合工程s-2によって、図5に示すように、第1層配線パターン層12及び第2層配線パターン層13をそれぞれ被覆して第1の樹脂付銅箔8と第2の樹脂付銅箔9とが第1の主面5aと第2の主面5bに接合される。第1の樹脂付銅箔8と第2の樹脂付銅箔9には、それぞれ銅箔層8a、9aの一方主面の全体に樹脂層8b、9bが裏打ちされたいわゆる樹脂付銅箔が用いられ

る。

【0035】第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9b側を接合面として、コア基板5の第1の主面5aと第2の主面5bとに接着樹脂(ブリブreg)によって接合される。なお、これら第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9bが熱可塑性樹脂によって形成される場合には、接着樹脂を不要としてコア基板5に接合される。第1の樹脂付銅箔8と第2樹脂付銅箔9には、コア基板5に接合された状態においてビア形成工程s-3が施されて、図6に示すように上述した各ビアホール14に対応する部位に対してフォトリソグラフ処理が施されることにより、それぞれビア15、16が形成される。ビア形成工程s-3は、ビア15、16の形成部位にフォトリソグラフ処理を施した後、湿式エッチングを行って第1の樹脂付銅箔8と第2樹脂付銅箔9とに開口22a、22bを形成し、これら開口22a、22bをマスクとしてレーザ加工を施すことによって第1層配線パターン層12或いは第2層配線パターン層13のランド部が受けとなってそれぞれにビア15、16を形成する。

【0036】第1の樹脂付銅箔8と第2樹脂付銅箔9には、ビアメッキ等によりビア15、16の内壁に導通処理が施されるとともにメッキ法や導電ペーストの埋め込みにより導電材23a、23bが充填される。第1の樹脂付銅箔8及び第2樹脂付銅箔9には、第2の配線パターン層形成工程s-4により、銅箔層8a、9aにそれぞれ所定のパターンニングが施されて、図7に示すように第3層配線パターン層17及び第4層配線パターン層18とが形成される。第2の配線パターン層形成工程s-4は、上述した第1の配線パターン層形成工程s-1と同様に、銅箔層8a、9aに対してフォトリソグラフ処理を施すことにより樹脂層8b、9b上にそれぞれ第3層配線パターン層17と第4層配線パターン層18とを形成してベース基板中間体19を製作する。

【0037】ベース基板部製作工程においては、ベース基板部2に後述する高周波素子層部4を形成するため、ベース基板中間体19に対して高精度の平坦性を有する高周波素子層形成面3を形成する工程が施される。ベース基板中間体19には、第2の銅箔接合工程s-5により、図8に示すように第3層配線パターン層17及び第4層配線パターン層18をそれぞれ被覆して第3の樹脂付銅箔10と第4の樹脂付銅箔11とが表裏主面5a、5bにそれぞれ接合される。

【0038】第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、上述した第1の樹脂付銅箔8や第2の樹脂付銅箔9と同様に、それぞれ銅箔層10a、11aの一方主面の全体に亘って樹脂層10b、11bが裏打ちされたいわゆる樹脂付銅箔が用いられる。第3の樹脂付銅箔10及び第4の樹脂付銅箔11は、図9に示すように樹脂層10b、11bを接合面として、ベース基板中間体

10

20

30

40

50

19の表裏主面に接着樹脂（グリブreg）によって接合される。なお、第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、樹脂層10b、11bが熱可塑性樹脂によって形成される場合には、接着樹脂を不要としてベース基板中間体19に接合される。

【0039】ベース基板中間体19には、研磨工程s-6により、接合した第3の樹脂付銅箔10と第4の樹脂付銅箔11とに対して研磨処理が施される。研磨工程s-6は、例えばアルミナとシリカの混合液からなる研磨材により第3の樹脂付銅箔10と第4の樹脂付銅箔11の全体を研磨することによってベース基板中間体19の両面を精度の高い平坦面に形成する。研磨工程s-6においては、図10に示すように、第3の樹脂付銅箔10側、換言すれば高周波素子層形成面3については第3の配線パターン層17が露呈するまでの研磨を施す。また、研磨工程s-6においては、第4の樹脂付銅箔11側については第4の配線パターン層18を露呈させずに樹脂層11bが所定の厚みΔxを残すようにして研磨を施す。

【0040】ベース基板部製作工程は、上述した各工程によりコア基板5からベース基板中間体19を経て、良好な平坦精度を有する高周波素子層形成面3が形成されてなるベース基板部2を製作する。ベース基板部製作工程は、ベース基板中間体19を製作する工程を従来の多層基板の製作工程と同様とすることで、多層基板の製作プロセスをそのまま適用可能であるとともに、量産性も高い。なお、ベース基板部製作工程については、上述した工程に限定されるものではなく、従来採用されている種々の多層基板の製作工程が採用されてもよいことは勿論である。

【0041】ベース基板部2は、上述したようにコア基板5の第2の主面5b側に接合された第2の樹脂付銅箔9によって、第2の配線パターン層13が形成されている。ベース基板部2は、この第2の配線パターン層13が、第4の樹脂付銅箔11の樹脂層11bの研削量を制限することによって露呈されない構造となっている。ベース基板部2は、かかる構成によって後述する高周波素子層部製作工程において、第2の配線パターン層13が残された樹脂層11b（誘電体層）によって薬品や機械的或いは熱的負荷から保護されるようにする。第2の配線パターン層13は、高周波素子層部4を形成した後、上述した樹脂層11bが切削除去されることで露呈されて入出力端子部24を構成する。

【0042】以上のようにして製作されたベース基板部2には、後述する高周波素子層形成工程を経て高周波素子層形成面3上に高周波素子層部4が積層形成される。高周波素子層部4には、平坦化されたベース基板部2の高周波素子層形成面3上に、薄膜形成技術や厚膜形成技術を用いて形成されたインダクタ25、キャパシタ26或いはレジスタ27等の受動素子が内蔵された素子形成

層部28と、配線層部29とが形成されてなる。高周波素子層部4には、配線層部29上に高周波IC90やチップ部品91が実装されるとともに、全体がシールドカバー92によって覆われる。

【0043】なお、ベース基板部製作工程においては、ベース基板5に対して第2の樹脂付銅箔9を介して接合される第4の樹脂付銅箔11が、銅箔部11aを研磨されることになる。ベース基板部製作工程においては、接合された各構成部材がプレス機によってプレスされて一体化される。ベース基板部製作工程においては、金属製のプレス面と第4の樹脂付銅箔11とのなじみがよく、精度のよいプレスが行われるようになる。したがって、第4の樹脂付銅箔11については、銅箔部が配線層を構成しないことから、銅貼りでなく他の樹脂付金属箔であってもよい。

【0044】高周波素子層部4の構成並びに製作工程について、以下図2及び図11乃至図17に示した製作工程図も参照しながら詳細に説明する。高周波素子層部4の製作工程は、上述した工程を経て製作されたベース基板部2の平坦化された高周波素子層形成面3上に、第1の絶縁層30を成膜形成する第1の絶縁層形成工程s-7と、第1の絶縁層30上に素子形成層部28を形成するための下地処理を施す下地処理工程s-8と、素子形成層部28内に各受動素子を形成する受動素子形成工程s-9との工程を経る。高周波素子層部4の製作工程は、素子形成層部28を被覆するとともに配線層部29を形成するための第2の絶縁層31を成膜形成する第2の絶縁層形成工程s-10と、配線層部29に所定の配線パターン32や受動素子を形成する配線層形成工程s-11と、表裏主面を被覆するレジスト層33a、33bを形成するレジスト層形成工程s-12とを経て、高周波モジュール装置1を製作する。

【0045】ベース基板部2には、第1の絶縁層形成工程s-7において高周波素子層形成面3上に絶縁性誘電材が供給されて第1の絶縁層30が成膜形成される。絶縁性誘電材には、コア基板5と同様に低誘電率で低い $T_{an\delta}$ 、すなわち高周波特性に優れかつ耐熱性や耐薬品性に優れた基材が用いられる。絶縁性誘電材には、具体的には、ベンゾシクロブテン（BCB）、ポリイミド、ポリノルボルネン（PNB）、液晶ポリマ（LCP）或いはエポキシ樹脂やアクリル系樹脂が用いられる。成膜方法としては、塗布均一性、厚み制御性が保持されるスピンコート法、カーテンコート法、ロールコート法或いはディップコート法等が適用される。

【0046】第1の絶縁層形成工程s-7においては、図11に示すようにベース基板部2上に成膜された第1の絶縁層30に対して多数のビア34が形成される。各ビア34は、高周波素子層形成面3に露呈された第3の配線パターン層17の所定のランド17aに対応して形成され、ランド17aを外方に臨ませる。各ビア34

は、絶縁性誘電材として感光性樹脂を用いた場合には、所定のパターンニングに形成されたマスクを第1の絶縁層30に取り付けてフォトリソグラフ法により形成される。各ビア34は、その他適宜の方法によっても形成される。

【0047】下地処理工程s-8においては、各ビア34を含む第1の絶縁層30の表面上に、例えばスパッタリング法等によって全面に亘って例えばニッケル層と銅層とからなる配線層35が成膜形成される。配線層35は、ニッケル層と銅層の厚みがそれぞれ50nm乃至500nm程度に成膜されてなる。下地処理工程s-8においては、配線層35のレジスタ27の形成部位をレジストでマスクングした状態で硝酸/硫酸/酢酸の混合液からなるエッチング液によってエッチング処理を施すことにより、配線層35を除去する処理を行う。

【0048】配線層35には、受動素子層形成工程s-9が施されてレジスタ27やキャパシタ26が形成される。配線層35には、図12に示すように、除去された部位にリフトオフ法によって窒化タンタル層36が形成される。この窒化タンタル層36は、レジスト処理された全面に窒化タンタル(TaN)がスパッタリングされ、レジスト層部分の窒化タンタルが取り去られることにより配線層35が除去されたレジスタ27の対応部位にのみ形成される。

【0049】配線層35には、図12に示すようにキャパシタ26の形成部位にも窒化タンタル層37が形成される。配線層35には、キャパシタ形成部位を除く全面にレジストコーティングが行われた状態で、ホウ酸アンモニウム等の電解液中で窒化タンタルが陽極となるように電界がかけられる、いわゆる陽極酸化が施される。この陽極酸化処理は、100V、30分程度の電界印加により行われることにより、窒化タンタル層37が酸化して、タンタルオキサイト(TaO₂)層38を形成する。

【0050】配線層35には、必要な配線パターンだけを残すようにフォトリソグラフ処理によってレジストパターンニングが行われる。タンタルオキサイト層38には、レジストを取り去った後にマスクングが施され、例えばリフトオフ法によってニッケル層と銅層とからなる上部電極39が形成される。高周波素子層部製作工程においては、以上の工程を経て、図13に示すベース基板部2上に第1の素子形成層40が形成された高周波送受信モジュール基板中間体41が製作される。

【0051】高周波素子層部製作工程においては、以上の工程を経て製作された高周波送受信モジュール基板中間体41に対して、第2の絶縁層形成工程s-10によって図14に示すように第2の絶縁層31が成膜形成される。第2の絶縁層形成工程s-10は、上述した第1の絶縁層30と同様の方法によって第2の絶縁層31を形成するとともに、この第2の絶縁層31に配線層35

に形成された所定のパターンやキャパシタ26の上部電極39を外方に臨ませる複数のビア42を形成する。

【0052】高周波素子層部製作工程においては、配線層形成工程s-11により、第2の絶縁層31上にパターン配線32が形成される。配線層形成工程s-11は、具体的にはスパッタリング法等によって第2の絶縁層31上にニッケル層及び銅層とかなるスパッタ層を成膜形成し、このスパッタ層に対してフォトリソグラフ処理を施して所定のパターンニングを行う。配線層形成工程s-11は、さらにスパッタ層に対して電界メッキにより数μm程度の厚みを有する銅メッキを選択的に行った後に、メッキ用レジストを除去しさらにスパッタ層を全面的にエッチングすることによって図15に示すように配線層部29を形成する。

【0053】配線層部29には、この際にその一部にインダクタ25が形成される。インダクタ25は、直列抵抗値が問題となるが、上述したようにスパッタ層に対して電解メッキを施す厚膜形成技術によって形成することで十分な厚みを以て形成され、損失の低下が抑制される。

【0054】高周波素子層部製作工程においては、上述した工程を経ることによってベース基板部2上に高周波素子層部4を形成することで、第2の配線パターン層13を薬品、機械的或いは熱的負荷から保護する樹脂層11bが不要となる。高周波素子層部製作工程においては、樹脂層11bに対して研磨加工を施すことにより、第2の配線パターン層13を露呈させる。

【0055】高周波素子層部製作工程においては、レジスト層形成工程s-12により、高周波素子層部4の表面全体とベース基板部2の第2の配線パターン層13とに永久レジスト層33a、33bをそれぞれコーティングする。高周波素子層部製作工程においては、これらレジスト層33に対してマスクパターンを介してフォトリソグラフ処理を施し、図16に示すように所定の位置に開口42a、42bを形成する。高周波素子層部製作工程においては、これら開口42に無電解ニッケル/銅メッキを施してそれぞれ電極端子43a、43bを形成することにより、図17に示す高周波モジュール装置1を製作する。

【0056】高周波モジュール装置1は、高周波素子層部4側に形成された電極端子43aが、高周波IC90やチップ部品91を搭載して接続する接続端子を構成する。高周波モジュール装置1は、ベース基板部2の第2の配線パターン層13側に形成された電極端子43bが、例えばマザー基板93に搭載される際の接続端子及び入出力端子部24を構成する。高周波IC90は、例えばフリップチップ94を介するフリップチップ法によって実装される。

【0057】上述した高周波モジュール装置1においては、両面基板からなるコア基板5をコアとしてその第1

の主面 5 a と第 2 の主面 5 b とに第 1 の樹脂付銅箔 8 乃至第 4 の樹脂付銅箔 11 とを接合して 4 層構成のベース基板部 2 を製作する工程を採用したが、本発明はかかるベース基板部の製作工程に限定されるものではないことは勿論である。第 2 の実施の形態として図 18 に示したベース基板部製作工程は、2 枚の両面基板 51 a、51 b を用いて上述したベース基板部 2 と同様のベース基板部 50 が製作される。なお、ベース基板部製作工程は、個別の工程を上述したベース基板部 2 の各製作工程と同様とすることから、その詳細な説明を省略する。

【0058】ベース基板部製作工程は、図 18 (a) に示した両面基板 51 に対して、その表裏主面の導体部 52 a、52 b にフォトリソグラフ処理を施すことにより所定のパターンニングを行い、エッチングにより同図

(b) に示すように所定の回路パターン 53 a、53 b を形成する。ベース基板部製作工程は、同図 (c) に示すように 2 枚の両面基板 51 a、51 b を例えば中間樹脂材 54 を介して接合する。ベース基板部製作工程は、同図 (d) に示すように両面基板 51 a、51 b の各回路パターン 53 a、53 b についてビア接続を行ってベ

ース基板中間体 55 を製作する。
【0059】ベース基板部製作工程においては、図 18 (e) に示すようにベース基板中間体 55 の表裏主面にそれぞれ熱プレスにより第 1 の樹脂付銅箔 56 と第 2 の樹脂付銅箔 57 とが接合される。ベース基板部製作工程においては、これら第 1 の樹脂付銅箔 56 と第 2 の樹脂付銅箔 57 とに対して研磨加工が施される。ベース基板部製作工程においては、同図 (f) に示すように第 1 の両面基板 51 a 側については、回路パターン 53 a が外方に露呈するように第 1 の樹脂付銅箔 56 の研磨加工を施すことにより高精度に平坦化された高周波素子層形成面 58 を構成する。ベース基板部製作工程においては、第 1 の両面基板 51 b 側については、回路パターン 53 b が外方に露呈されないように第 2 の樹脂付銅箔 57 の研磨加工が行われる。ベース基板部製作工程においては、上述した工程を経て、同図 (g) に示すようにベース基板部 50 を製作する。

【0060】第 3 の実施の形態として図 19 に示したベース基板部製作工程は、例えば上述した第 2 の実施の形態によって製作した同図 (a) に示すベース基板中間体 55 について、ディップコート法によって液状樹脂材 60 を塗布する工程を特徴とする。すなわち、ベース基板部製作工程においては、適当な溶媒によって溶かされた液状樹脂材 60 がディップ槽 61 内に貯められおり、同図 (b) に示すようにこのディップ槽 61 内にベース基板中間体 55 が漬けられる。

【0061】ベース基板部製作工程においては、ベース基板中間体 55 が、適当な漬置き時間と引上げ速度とを以ってディップ槽 61 から取り出される。ベース基板部製作工程においては、図 19 (c) に示すようにベース

基板中間体 55 の表裏主面に液状樹脂材 60 の樹脂層 62 a、62 b が同時に形成される。ベース基板部製作工程においては、このようにして樹脂層 62 を形成したベース基板中間体 55 を水平状態に保持してベーキング処理を施し、余分な有機成分を蒸発させる。ベース基板部製作工程においては、ベース基板中間体 55 に対して上述した研磨加工を施して各樹脂層 62 a、62 b を所定量研磨することで、同図 (d) に示したベース基板部 63 を製作する。

10 【0062】ベース基板部製作工程においては、液状樹脂材 60 の濃度、漬置き時間或いは引上げ速度を制御することによって樹脂層 62 の膜厚精度を得ることが可能とされる。なお、樹脂層 62 については、例えば方向性化学エッチング法 (RIE:Reactive Ion Etching) やプラズマエッチング法 (PE:Plasma Etching) 等のドライエッチング法により、その平坦化を行うようにしてもよい。

【0063】ところで、高周波モジュール装置 1 は、図 1 に示すように高周波素子層部 3 の表面にフリップチップ法等によって高周波 IC 90 やチップ部品 91 が搭載されるとともに、シールドカバー 92 によって全体が覆われている。このため、高周波モジュール装置 1 においては、高周波 IC 90 やチップ部品 91 からの発熱がシールドカバー 92 内にこもるために、放熱構造を設けることが好ましい。

【0064】高周波モジュール装置 1 においては、例えば図 20 に示すように発熱量が大きな高周波 IC 90 の上面とシールドカバー 92 の内面との間に、熱伝導性樹脂材 70 が充填される。高周波モジュール装置 1 においては、この熱伝導性樹脂材 70 を介して高周波 IC 90 からの発熱がシールドカバー 92 へと伝達され、このシールドカバー 92 を介して外部へと放熱される。なお、高周波モジュール装置 1 においては、比較的大型の高周波 IC 90 が熱伝導性樹脂材 70 とシールドカバー 92 とによって保持されることで、機械的剛性の向上も図られる。

【0065】高周波モジュール装置 1 においては、例えば図 21 に示すように、高周波 IC 90 の搭載領域に対応してベース基板部 2 と高周波素子層部 4 とを連通する多数の冷却用ビア 71 を形成してもよい。冷却用ビア 71 は、ベース基板部 2 や高周波素子層部 4 に接続用ビアを形成する際に同様の工程によって形成される。高周波モジュール装置 1 においては、高周波 IC 90 からの発熱が冷却用ビア 71 を介してベース基板部 2 の底面に伝達されて外部へと放熱される。高周波モジュール装置 1 は、同図に示すように上述した放熱用の導電樹脂材 70 と兼用することで、上下からの放熱が行われて放熱作用の向上が図られるようになる。

【0066】また、高周波モジュール装置 1 は、同図に示すようにベース基板 5 に形成される銅箔部 72 が例え

ば 50 nm と厚みを大きくして形成したものを用いるようにしてもよい。高周波モジュール装置 1 は、この銅箔部 7 2 に対して冷却用ビア 7 1 がそれぞれ接続されるようにすることによってベース基板 5 からの放熱が行われるようになる。

【0067】高周波モジュール装置 1 においては、例えば図 2 2 に示すように、ベース基板部 2 を構成するコア基板 7 3 を導電性基材によって形成するようにしてもよい。コア基板 7 2 は、例えば銅や 4 2 アロイ等の導電性が良好なメタルコアが用いられ、上述した多数の冷却用ビア 7 1 が接続されるように構成する。高周波モジュール装置 1 は、上述した放熱用の導電樹脂材 7 0 や冷却用ビア 7 1 とともに、コア基板 7 3 からの放熱も行われてより効率的な放熱が行われるようになり信頼性の向上が図られる。

【0068】

【発明の効果】以上詳細に説明したように、本発明によれば、絶縁性を有するとともに比較的廉価な有機基板をコア基板としたベース基板部の主面に高精度の平坦化処理を施して高周波素子層形成面として構成し、この高周波素子層形成面上に薄膜技術或いは厚膜技術により形成される高周波素子や配線層を有する高周波素子層部が直接形成されることで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子が簡易な工程によって形成される。本発明によれば、廉価な材料からなるコア基板上に従来の多層基板のプロセスと同様にして多層の配線層を形成してベース基板部が低コストで形成されることで、全体コストの低減が図られた高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に電源やグランドの配線部や制御系の配線部が構成されるとともに高周波素子層部に高周波信号回路部が構成されることで、両者の電気的分離が図られ電気的干渉の発生が抑制されて特性の向上が図られた廉価な高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に十分な面積を有する電源やグランドの配線を形成することが可能であることから、レギュレーションの高い電源供給が行われる高周波モジュール装置が得られるようになる。

【図面の簡単な説明】

【図 1】本発明にかかる高周波モジュール装置の縦断面図である。

【図 2】同高周波モジュール装置の製造工程図である。

【図 3】同高周波モジュール装置に用いられるコア基板の縦断面図である。

【図 4】コア基板のパターンニング工程説明図である。

【図 5】第 1 の樹脂付銅箔及び第 2 の樹脂付銅箔の接合工程説明図である。

【図 6】ビア形成の工程説明図である。

【図 7】第 1 のパターン配線層及び第 2 のパターン配線

層の形成工程説明図である。

【図 8】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔の接合工程説明図である。

【図 9】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔を接合した状態の工程説明図である。

【図 10】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔の研磨工程説明図である。

【図 11】第 1 の樹脂層の形成工程説明図である。

【図 12】配線層の形成工程説明図である。

【図 13】受動素子の形成工程説明図である。

【図 14】第 2 の樹脂層の形成工程説明図である。

【図 15】配線層部の形成工程説明図である。

【図 16】レジスト層の形成工程説明図である。

【図 17】高周波モジュール装置の縦断面図である。

【図 18】ベース基板部の他の製造工程の説明図である。

【図 19】ディップコート法によるベース基板部の製造工程の説明図である。

【図 20】放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 21】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 22】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 23】スーパーヘテロダイン方式による高周波送受信回路の構成図である。

【図 24】ダイレクトコンバージョン方式による高周波送受信回路の構成図である。

【図 25】従来の高周波送受信モジュールに備えられるインダクタ部の説明図であり、同図 (a) は要部斜視図、同図 (b) は要部縦断面図である。

【図 26】従来のシリコン基板を用いた高周波送受信モジュールの縦断面図である。

【図 27】従来のガラス基板を用いた高周波送受信モジュールの縦断面図である。

【図 28】従来の高周波モジュール装置をインターポーザ基板に実装したパッケージの縦断面図である。

【符号の説明】

1 高周波モジュール装置、2 ベース基板部、3 高周波素子層形成面、4 高周波素子層部、5 コア基板、6 第 1 のパターン配線層、7 第 2 のパターン配線層、8 第 1 の樹脂付銅箔、9 第 2 の樹脂付銅箔、10 第 3 の樹脂付銅箔、11 第 4 の樹脂付銅箔、12 第 1 層パターン配線層、13 第 2 層パターン配線層、15、16 ビア、17 第 3 層パターン配線層、18 第 4 層パターン配線層、19 ベース基板中間体、24 入出力端子部、25 インダクタ、26 キャパシタ、27 レジスタ、28 素子形成層部、30 第 1 の絶縁層、31 第 2 の絶縁層、33 レジスト層、34 ビア、36、37 窒化タンタル層、38 タ

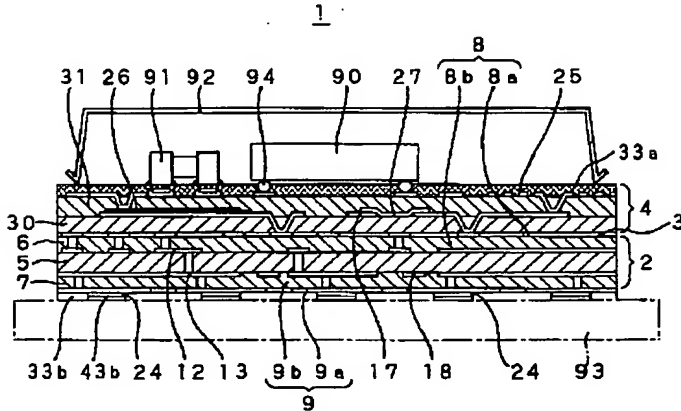
21

ンタルオキサイト層、39 上部電極、41 高周波
受信モジュール基板中間体、43 電極端子、70 導
電性樹脂材、71 放熱用ビア、72 放熱パターン、

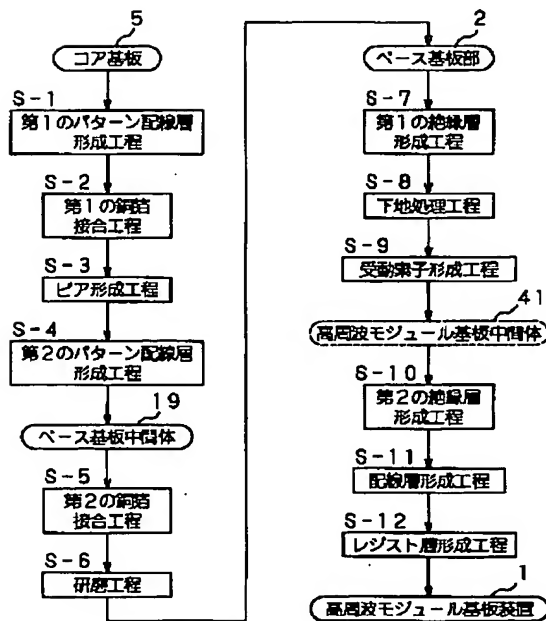
22

73 メタルコア、90 高周波IC、91チップ部
品、92 シールドカバー、93 マザー基板

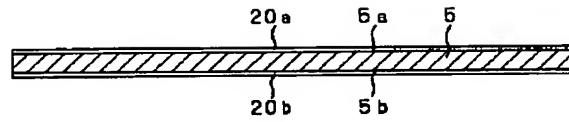
【図1】



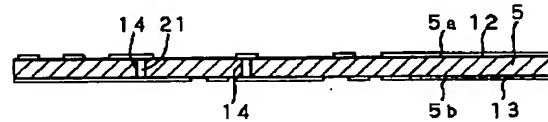
【図2】



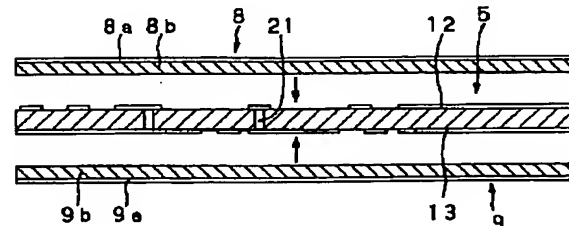
【図3】



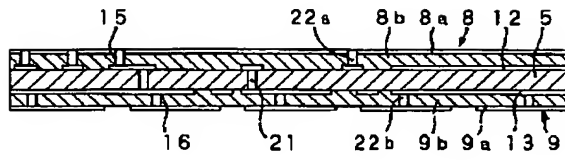
【図4】



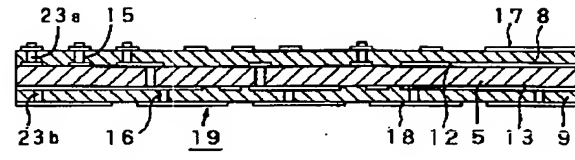
【図5】



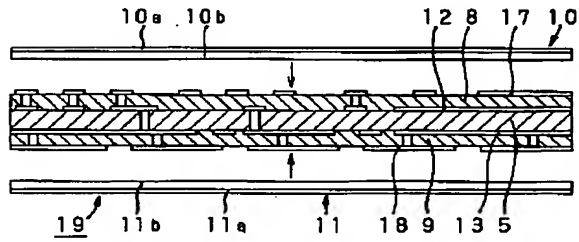
【図6】



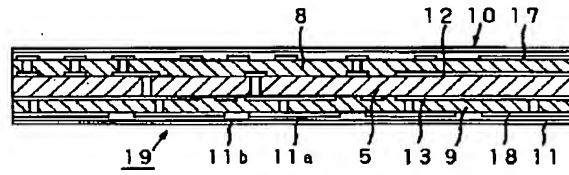
【図7】



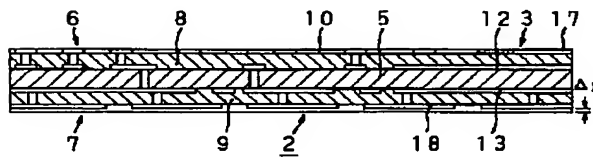
【図8】



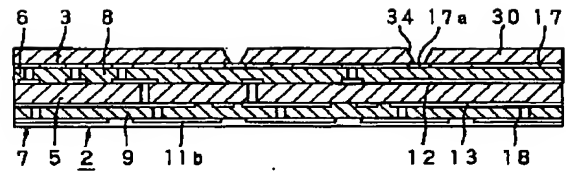
【図9】



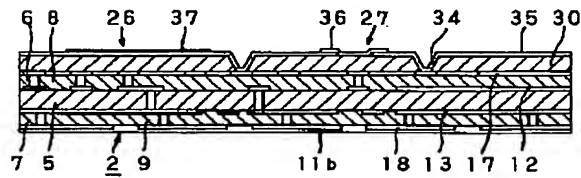
【図10】



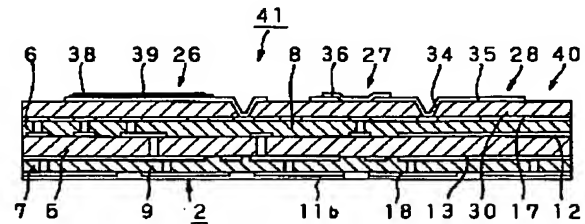
【図11】



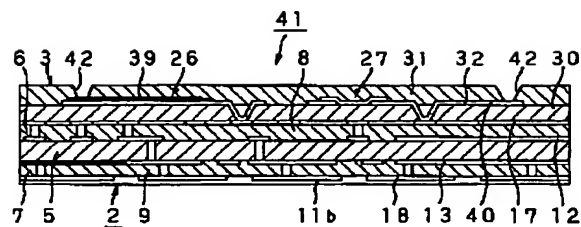
【図12】



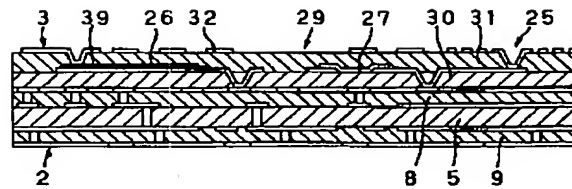
【図13】



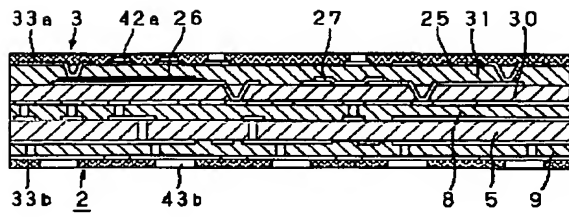
【図14】



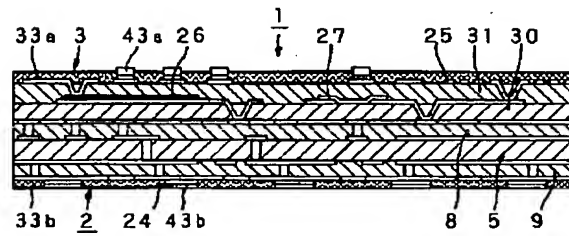
【図15】



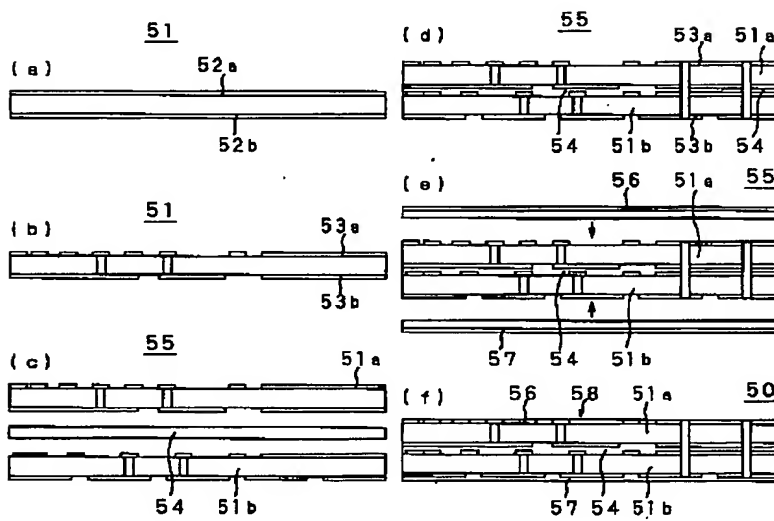
【図16】



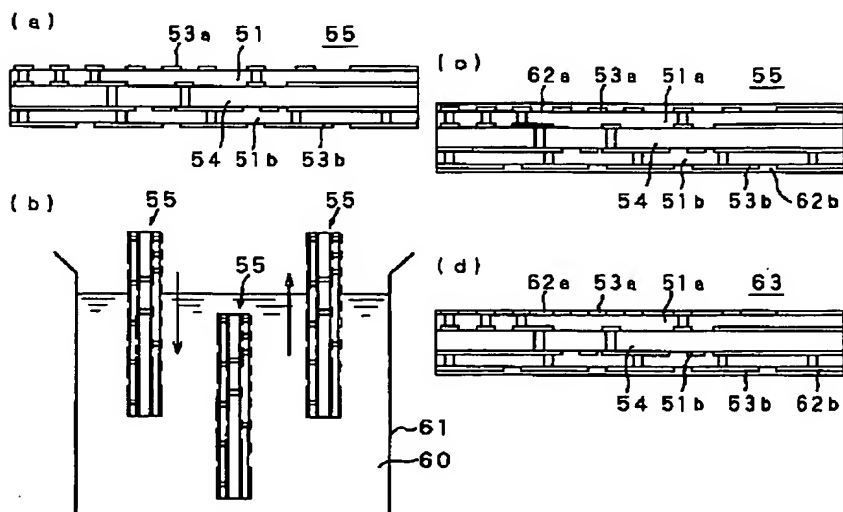
【図17】



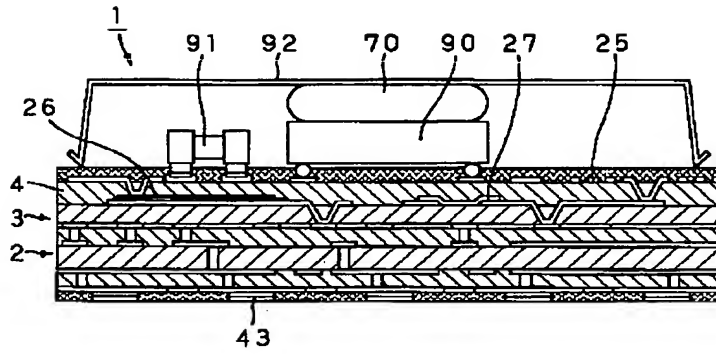
【図18】



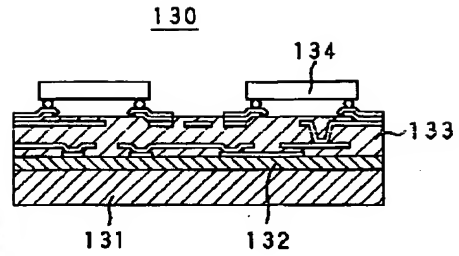
【図19】



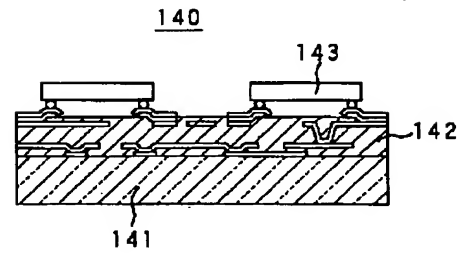
【図 20】



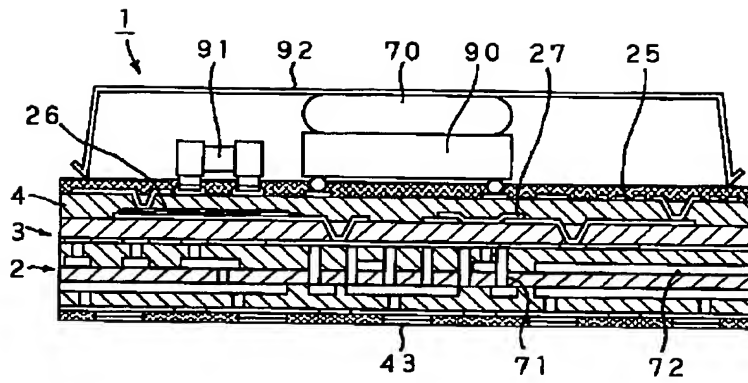
【図 26】



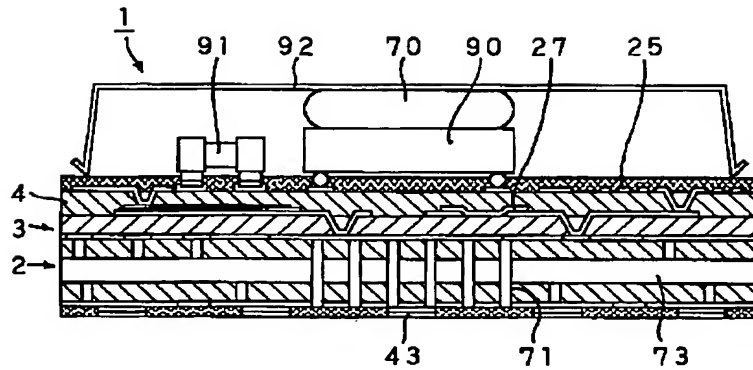
【図 27】



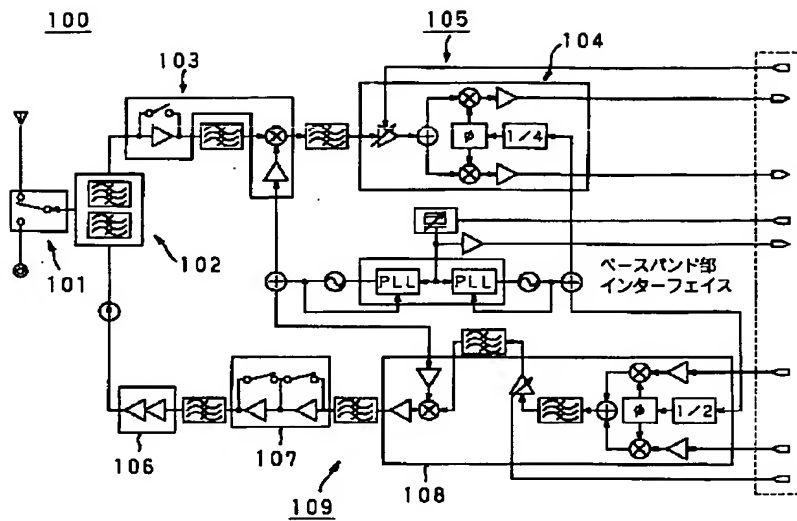
【図 21】



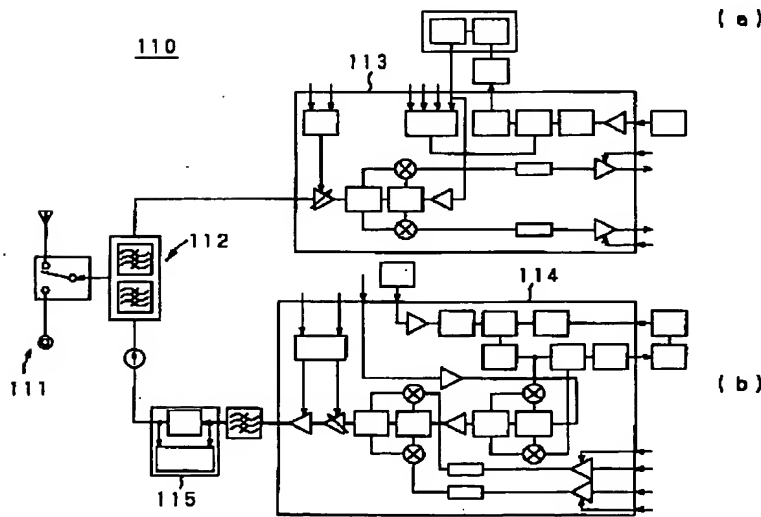
【図 22】



【図23】

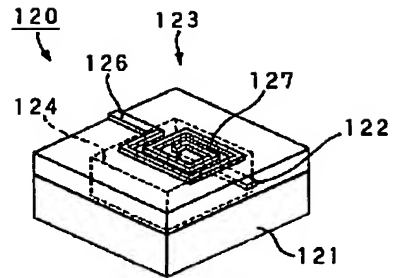


【図24】

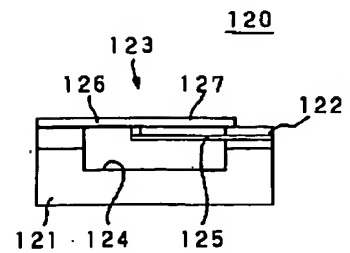


【図25】

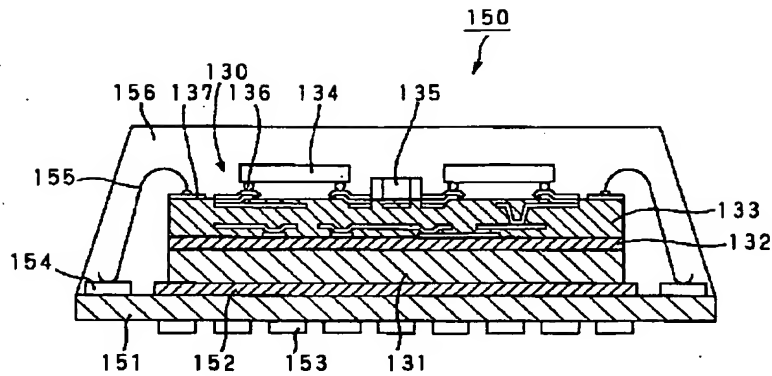
(a)



(b)



【図 28】



フロントページの続き

(51) Int. Cl. 7	識別記号	F I	ターム (参考)
H 0 1 L 23/12		H 0 1 L 23/12	3 0 1 C
	3 0 1	H 0 5 K 1/02	F
H 0 5 K 1/02		1/03	6 1 0 L
1/03	6 1 0	1/16	C
1/16			D
		7/20	F
7/20		H 0 1 L 23/12	B

(72) 発明者 中山 浩和
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ
 ー株式会社内

(72) 発明者 大矢 洋一
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ
 ー株式会社内

F ターム (参考) 4E351 AA01 BB01 BB03 BB05 BB23
 BB24 BB26 BB31 BB32 CC01
 CC11 DD01 DD41 GG01
 5E322 AA03 AB11 FA04
 5E338 AA03 AA16 BB05 BB13 BB25
 BB71 BB75 CC01 CC08 CD32
 EE02
 5E346 AA06 AA12 AA13 AA14 AA15
 AA26 AA27 AA32 AA33 AA34
 AA37 AA43 AA51 BB02 BB03
 BB07 BB11 BB15 BB16 BB20
 CC08 CC09 CC10 CC13 CC16
 CC32 CC37 DD03 DD07 DD09
 DD12 DD16 DD17 DD22 DD32
 DD33 DD44 EE06 EE31 EE34
 FF45 GG17 GG19 GG22 GG28
 HH06 HH22 HH26 HH31

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] While forming a pattern wiring layer on the 1st [of the core base material formed with the organic base material which has a heat-resistant property and a RF property] principal plane The base substrate section which performs flattening processing to the maximum upper layer, and comes to form a high frequency component layer forming face, The resistor section which receives supply of a power source or a signal from the above-mentioned base substrate section side through a dielectric insulating layer with a thin film technology or a thick-film technique on the high frequency component layer forming face of the above-mentioned base substrate section, High frequency module equipment characterized by consisting of high frequency component layers which come in a layer to form the passive element which consists of the capacitor section or the pattern wiring section.

[Claim 2] High frequency module equipment according to claim 1 characterized by using for the above-mentioned core base material the double-sided substrate and epoxy system double-sided substrate which were formed with the mixture of poly FENIRU ethylene, bismaleido triazine, polyimide, a liquid crystal polymer, poly norbornene, a ceramic or a ceramic, and an organic material.

[Claim 3] RF module equipment according to claim 1 characterized by forming the input/output terminal section by which the pattern array of the above-mentioned core base material was carried out at the above-mentioned RF component layer forming face and the 2nd principal plane which counters, being constituted as a power source or an I/O side of a signal, and mounting the 2nd principal plane of the above directly on a mother substrate through the above-mentioned input/output terminal section.

[Claim 4] RF module equipment according to claim 1 to which it is characterized by being formed at a multilayer on the RF component layer forming face of the above-mentioned base substrate section with organic materials, such as benz-cyclo-butene which has spreading homogeneity and a thickness control property, polyimide, poly norbornene, and a liquid crystal polymer, epoxy system resin, or acrylic resin while the dielectric insulating layer which constitutes the above-mentioned RF component layer has a RF property, thermal resistance, or chemical resistance.

[Claim 5] RF module equipment according to claim 1 characterized by having made the predetermined land of pattern wiring expose, having formed the coating layer, and carrying directly at least one or more RF integrated circuit devices connected with the above-mentioned land on the above-mentioned coating layer while the pattern wiring layer was formed on the dielectric insulating layer of the maximum upper layer of the above-mentioned RF component layer.

[Claim 6] High frequency module equipment according to claim 5 characterized by attaching in wrap shielding covering the whole surface which contains the above-mentioned high frequency integrated circuit device in the above-mentioned high frequency component layer.

[Claim 7] High frequency module equipment according to claim 6 characterized by filling up with the resin material which has thermal conductivity between the above-mentioned high frequency integrated circuit device and the inner surface of shielding covering.

[Claim 8] High frequency module equipment according to claim 6 characterized by forming the heat dissipation beer of a large number which are open for free passage to the above-mentioned high frequency component layer at the above-mentioned base substrate section corresponding to the loading field of the above-mentioned high frequency integrated circuit device.

[Claim 9] High frequency module equipment according to claim 8 characterized by preparing a heat dissipation plate in the above-mentioned core base material while much heat dissipation beer connected with each heat dissipation beer of

the above-mentioned high frequency component layer, respectively is formed in the above-mentioned base substrate section.

[Claim 10] High frequency module equipment according to claim 8 characterized by connecting each above-mentioned heat dissipation beer to a part of pattern wiring layer formed on the 1st [of the above-mentioned core base material] principal plane, and the above-mentioned pattern wiring layer having the thickness of 50 or more ums.

[Claim 11] The 1st process which forms a core base material with the organic base material which has a heat-resistant property and a RF property, The 2nd process which forms a multilayer pattern wiring layer on the 1st [of the above-mentioned core base material] principal plane, The base substrate section fabrication process which manufactures the base substrate section through the 3rd process which performs flattening processing to the maximum upper layer, and forms a high frequency component layer forming face, The resistor section which receives supply of a power source or a signal from the above-mentioned base substrate section side through a dielectric insulating layer with a thin film technology or a thick-film technique on the high frequency component layer forming face of the above-mentioned base substrate section, The manufacture approach of the high frequency module equipment characterized by having the high frequency component layer formation process which constitutes in a layer the passive element which consists of the capacitor section or the pattern wiring section.

[Claim 12] The manufacture approach of high frequency module equipment according to claim 11 that the formation process of the above-mentioned core substrate is characterized by being the process which forms a double-sided substrate with the mixture of poly FENIRU ethylene, bismaleido triazine, polyimide, a liquid crystal polymer, poly norbornene, a ceramic or a ceramic, and an organic material, and epoxy system resin.

[Claim 13] The 1st coating resin layer which covers the circuit pattern layer formed in the maximum upper layer by the side of the 1st principal plane of the above in the above-mentioned base substrate section fabrication process, It has the coating resin layer formation process which forms the 2nd coating resin layer which covers the 1st principal plane of the above, and the 2nd principal plane which counters. Flattening processing whose coating resin layer of the above 1st constitutes the same field by performing polish processing with the circuit pattern layer of the above-mentioned maximum upper layer in the 3rd process of the above preceded with the above-mentioned RF component layer formation process is performed. The manufacture approach of the RF module equipment according to claim 11 characterized by performing polish processing the coating resin layer of the above 2nd makes [processing] the circuit pattern layer formed in the 2nd principal plane of the above as an after [the above-mentioned RF component layer formation process] process expose [processing], and constituting the input/output terminal section.

[Claim 14] The manufacture approach of the high frequency module equipment according to claim 13 characterized by being directly mounted in the above-mentioned mother substrate by connecting the input/output terminal section formed in the 2nd principal plane of the above-mentioned core substrate with the input/output terminal formed in the mother substrate.

[Claim 15] The manufacture approach of the RF module equipment according to claim 11 characterized by forming the two-layer dielectric above-mentioned [at least] insulating layer which constitutes the above-mentioned RF component layer on the RF component layer forming face of the above-mentioned base substrate section with organic materials, such as benz-cyclo-butene which has spreading homogeneity and thickness control nature, polyimide, poly norbornene, and a liquid crystal polymer, epoxy system resin, or acrylic resin while having a RF property, thermal resistance, or chemical resistance.

[Claim 16] The 1st dielectric insulation layer forming process which forms the dielectric insulating layer of the above 1st on the above-mentioned RF component layer forming face in the above-mentioned RF component layer formation process, The 1st layer formation process which carries out pattern formation of the resistor section and the capacity section while forming the 1st wiring layer on the dielectric insulating layer of the above 1st, The 1st dielectric insulation layer forming process which forms the dielectric insulating layer of the above 2nd on the wiring layer of the above 1st, The manufacture approach of the high frequency module equipment according to claim 11 characterized by having the 2nd layer formation process which forms the inductor section and the wiring section while forming the 2nd wiring layer on the 2nd dielectric insulating layer.

[Claim 17] the above-mentioned 1st layer formation process -- setting -- the 1st wiring layer of the above -- SUBATTA -- the manufacture approach of the high frequency module equipment according to claim 16 characterized by forming in the part corresponding to formation of the above-mentioned resistor section the above-mentioned resistor section which performs anodizing and consists of a high dielectric layer after performing pattern formation in the metal thin

film layer which formed membranes with law or chemical vapor deposition.

[Claim 18] The process which forms the predetermined up circuit pattern layer by which pattern wiring was carried out on the dielectric insulating layer of the maximum upper layer in the above-mentioned RF component layer formation process, It has the process which is made to expose the predetermined land of the above-mentioned circuit pattern layer, and forms a coating layer. The manufacture approach of the high frequency module equipment according to claim 11 characterized by carrying directly at least one or more high frequency integrated circuit devices connected with the above-mentioned land on the above-mentioned coating layer.

[Claim 19] The manufacture approach of the high frequency module equipment according to claim 18 characterized by having the process which attaches wrap shielding covering for the whole surface containing the above-mentioned high frequency integrated circuit device on the above-mentioned high frequency component layer.

[Claim 20] The manufacture approach of the high frequency module equipment according to claim 19 characterized by having the process filled up with thermally conductive resin between the above-mentioned high frequency integrated circuit device and the inner surface of shielding covering.

[Claim 21] The manufacture approach of RF module equipment given in any 1 term of claim 11 characterized by having the process which forms the heat dissipation beer of a large number which are open for free passage at the above-mentioned base substrate section to the above-mentioned RF component layer corresponding to the loading field of the above-mentioned RF integrated circuit device in the above-mentioned RF component layer formation process thru/or claim 20.

[Claim 22] The manufacture approach of the high frequency module equipment according to claim 21 characterized by using the above-mentioned core substrate with which the heat dissipation plate was prepared while forming in the above-mentioned base substrate section much heat dissipation beer connected with each heat dissipation beer of the above-mentioned high frequency component layer, respectively.

[Claim 23] The manufacture approach of the high frequency module equipment according to claim 22 characterized by forming the above-mentioned circuit pattern layer to which the above-mentioned heat dissipation beer is connected while pattern wiring is carried out on the above-mentioned base substrate section by the thickness of 50 or more ums.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is carried suitable for various electronic equipment, such as a personal computer, a portable telephone, and audio equipment, and relates to the high frequency module equipment which has an information communication function, a storage function, etc. and constitutes a micro communication facility module, and its manufacture approach.

[0002]

[Description of the Prior Art] For example, various information, such as music, voice, or an image, can be easily treated now by the personal computer, a mobile computer, etc. with digitization of data in recent years. Moreover, as for such information, the environment where band compression is planned and is distributed easily and efficiently by digital communication and digital broadcasting to various kinds of communication terminal devices with a voice codec technique or an image codec technique is ready. For example, reception on the outdoors is also possible for an audio video data (AV data) by the portable telephone.

[0003] By the way, transceiver systems, such as data, are variously utilized by the proposal of a suitable network system in small-scale areas including a home. Various next-generation wireless systems, such as a short-distance radio communications system called the short-range radio communications system of a 5GHz band which is proposed, for example by IEEE802.1a, the wireless LAN system of 2.45 bands which are proposed by IEEE802.1b, or Bluetooth as a network system, attract attention. Transfer of various data, and access to the Internet network and the transmission and reception of data of transceiver systems, such as data, are attained without minding repeating installation etc. easily in various locations, such as domestic and the outdoors, using this wireless network system effectively.

[0004] Implementation of the communication terminal device which has the communication facility which could carry by the small light weight and was mentioned above in transceiver systems, such as data, on the other hand becomes indispensable. In a communication terminal device, it has the RF transceiver circuit 100 by the TERODAIN method in the supermarket once changed into the intermediate frequency from the transceiver signal as generally shown in drawing 23 from it being required to perform strange recovery processing of the RF signal of an analog in the transceiver section.

[0005] The high frequency transceiver circuit 100 is equipped with the transceiver switcher 102 which performs the change to the antenna section 101 which has an antenna and a circuit changing switch, and receives or transmits an information signal, and transmission and reception. The RF transceiver circuit 100 is equipped with the receiving-circuit section 105 which consists of the frequency changing circuit section 103 or demodulator circuit section 104 grade. The high frequency transceiver circuit 100 is equipped with the sending-circuit section 109 which consists of power amplification 106, drive amplifier 107, and modulation circuit section 108 grade. The RF transceiver circuit 100 is equipped with the reference frequency generation circuit section which supplies reference frequency to the receiving-circuit section 105 or the sending-circuit section 109.

[0006] In this RF transceiver circuit 100, although a detail is omitted, it has composition with very many mark of passive components, such as an inductor peculiar to RF analog circuits, such as large-sized functional parts, such as various filters inserted in each interstage, respectively, equipment (VCO) from a station, and an SAW filter, and a matching circuit or a bias circuit, resistance, and a capacitor. the filter with which the RF transceiver circuit 100 is inserted in each interstage although IC-ization of each circuit section is attained -- the inside of IC -- it cannot

incorporate -- moreover -- for this reason, a matching circuit is also needed as external. Therefore, the RF transceiver circuit 100 became large-sized at the whole, and had become a serious failure at small lightweight-ization of a communication terminal device.

[0007] On the other hand, the RF transceiver circuit 110 by the direct conversion method which were and received it made to transmit the information signal, without performing conversion to an intermediate frequency as shown in drawing 24 is also used for a communication terminal device. In the RF transceiver circuit 110, the information signal received by the antenna section 111 is supplied to the demodulator circuit section 113 through the transceiver switcher 112, and direct baseband processing is performed. In the RF transceiver circuit 110, a direct predetermined frequency band becomes irregular, without changing into an intermediate frequency the information signal generated in the source of the source in the modulation circuit section 114, and it is transmitted from the antenna section 111 through amplifier 115 and the transceiver switcher 112.

[0008] Since this RF transceiver circuit 110 is a configuration transmitted and received by performing direct detection, without changing an intermediate frequency about an information signal, components mark, such as a filter, are reduced, simplification of a whole configuration is attained, and it comes to count upon the configuration more near the formation of 1 chip. However, also in the RF transceiver circuit 110, the response of the filter or matching circuit arranged in the latter part is needed. Moreover, it needs to become difficult from the RF transceiver circuit 110 performing magnification once in a RF stage to acquire sufficient gain, and the baseband section also needs to perform magnification actuation. Therefore, the RF transceiver circuit 110 needs the cancellation circuit and the excessive low pass filter of DC offset, and has the problem that the whole power consumption becomes large further.

[0009]

[Problem(s) to be Solved by the Invention] The conventional high frequency transceiver circuit was what cannot satisfy sufficient property to requirement specification, such as formation of small lightweight of a communication terminal device, in any of a TERODAIN method and a direct conversion method to a supermarket as mentioned above. For this reason, various attempts are planned [circuit / high frequency transceiver] in the Si-CMS circuit etc., for example about the modularization which attained the miniaturization by the configuration simple as the base. That is, one of the attempts is making a filter circuit, a resonator, etc. on LSI, while forming a passive element with a sufficient property on Si substrate, and integrating the logic LSI of a baseband part further, and it is the approach of manufacturing the so-called 1 chip-ized high frequency transceiver module.

[0010] However, in this Si substrate high frequency transceiver module, it becomes very important how a powerful inductor is formed on LSI. As shown, for example in drawing 25, the big crevice 124 is formed [in / for this reason / the high frequency transceiver module 120] corresponding to the inductor formation part 123 of the Si substrate 121 and SiO₂ insulating layer 122. The 2nd wiring layer 126 which blockades a crevice 124 is formed, and it constitutes the inductor section 127 while a crevice 124 is made to face the high frequency transceiver module 120 and it forms the 1st wiring layer 125. Moreover, the inductor section was formed by aiming at response of a high frequency transceiver module starting some circuit patterns from a substrate front face as other responses, and floating in the air. However, each of these high frequency transceiver modules had the problem that the process which forms the inductor section was very troublesome, and cost rose by the increment in a process.

[0011] On the other hand, in 1 chip-ized high frequency transceiver module, electric interference of Si substrate which intervenes between the high frequency circuit section of an analog circuit and the baseband circuit section of a digital circuit poses a big problem. About the high frequency transceiver module, Si substrate high frequency transceiver module 130 shown, for example in drawing 26 and the glass substrate high frequency transceiver module 140 shown in drawing 27 are proposed. the high frequency transceiver module 130 -- the Si substrate 131 top -- SiO two-layer -- after forming 132, it comes to carry out membrane formation formation of the passive element formative layer 133 by the lithography technique

[0012] Although a detail is omitted in the passive element formative layer 133, passive elements, such as the inductor section, the resistor section, or the capacitor section, are formed in the interior by thin film coating technology or the thick-film formation technique with the circuit pattern at the multilayer. The terminal area connected with the internal circuit pattern through beer (junction through hole) etc. is formed on the passive element formative layer 133, the circuit elements 134, such as high frequency IC and LSI, are directly mounted in these terminal areas by the flip chip mounting method etc., and the high frequency transceiver module 130 is constituted.

[0013] The high frequency transceiver module 130 is mounting for example, in a mother substrate etc., and is made

possible [classifying the high frequency circuit section and the baseband circuit section, and controlling both electric interference]. By the way, in this high frequency transceiver module 130, although the Si substrate 131 which has conductivity functions in case it forms each passive element in the passive element formative layer 133, there is a problem of becoming obstructive for a high frequency property with each good passive element.

[0014] On the other hand, in order that the high frequency transceiver module 140 may solve the problem of the Si substrate 131 of the high frequency transceiver module 130 mentioned above, the glass substrate 141 is used for the base substrate. It comes to carry out membrane formation formation of the passive element formative layer 142 by the lithography technique on a glass substrate 141 also for the high frequency transceiver module 140. Although a detail is omitted in the passive element formative layer 142, passive elements, such as the inductor section, the resistor section, or the capacitor section, are formed in the interior by thin film coating technology or the thick-film formation technique with the circuit pattern at the multilayer. The terminal area connected with the internal circuit pattern through beer etc. is formed on the passive element formative layer 142, the circuit elements 133, such as high frequency IC and LSI, are directly mounted in these terminal areas by the flip chip mounting method etc., and the high frequency transceiver module 140 is constituted.

[0015] The high frequency transceiver module 140 is using the glass substrate 141 which does not have conductivity, and can form the passive element which the capacity-degree of coupling of a glass substrate 141 and the passive element formative layer 142 is controlled, and has a good high frequency property in the passive element formative layer 142. However, since the high frequency transceiver module 140 is mounted for example, in a mother substrate etc., while forming a terminal pattern in the front face of the passive element formative layer 142, connection with a mother substrate is made by the wirebonding method etc. Therefore, as for the high frequency transceiver module 140, a terminal pattern formation process and a wirebonding process are needed.

[0016] In 1 chip-ized high frequency transceiver module, as mentioned above, the passive element formative layer of high degree of accuracy is formed on a base substrate. In case thin film formation of the passive element formative layer is carried out, the contact alignment property at the time of maintenance of the heat-resistant property over lifting of the skin temperature at the time of sputtering and the depth of focus at the time of lithography and masking is needed for a base substrate. While the surface smoothness of high degree of accuracy is needed for this reason, as for a base substrate, insulation, thermal resistance, or chemical resistance is required.

[0017] The Si substrate 131 and the glass substrate 141 have this property, and enable formation of a low loss passive element by low cost according to LSI and another process. Moreover, they enable the area to reduce component size to about 1/100 while formation of the passive element of high degree of accuracy is possible for the Si substrate 131 or a glass substrate 141 as compared with the wet etching method which forms a circuit pattern in the formation approaches, such as a pattern, or printed-circuit board by printing used with the conventional ceramic module technique. Furthermore, the Si substrate 131 and a glass substrate 141 also make it possible to raise the operating threshold frequency band of a passive element to 20GHz.

[0018] However, in this high frequency transceiver module, pattern formation of a high frequency signal system, and supply wiring or control-system signal wiring of a power source or a gland is performed through the wiring layer formed on the Si substrate 131 which was mentioned above, or the glass substrate 141. While electric interference arises between each wiring, the problem of the cost rise by forming a wiring layer in a multilayer arises [in / for this reason / a high frequency transceiver module].

[0019] Furthermore, package-ization as shows the high frequency transceiver modules 130 and 140 to drawing 28 is attained. A package 150 comes to **** the whole with insulating resin 156, while carrying the high frequency transceiver module 130 on the one side principal plane of an interpauser board 151. While the pattern wiring layers 152 and 153 are formed in a front flesh-side principal plane, respectively, as for an interpauser board 151, it comes to form many lands 154 in the perimeter of the loading field of the high frequency transceiver module 130.

[0020] A package 150 is in the condition which carried the high frequency transceiver module 130 on the interpauser board 151, connects electrically this high frequency transceiver module 130 and land 154 by wirebonding 155, and is made to perform transmission and reception of current supply or a signal. Therefore, connection terminal 137 grade with the circuit pattern 136 and wirebonding 155 which connect these mounting components to the surface layer which mounted high frequency IC 134 and chip 135 grade is formed in the high frequency transceiver module 130. In addition, package-ization is similarly attained about the high frequency transceiver module 140.

[0021] Since package-ization is attained through an interpauser board 151 as mentioned above, the high frequency

transceiver modules 130 and 140 have the problem of enlarging the thickness and area of a package 150. Moreover, the high frequency transceiver modules 130 and 140 also have a problem of making the cost of a package 150 raise.

[0022] Moreover, in Si substrate or a glass substrate high frequency transceiver module, although circuit elements, such as the carried high frequency IC and LSI, are covered and shielding covering is prepared, there is also a problem of enlarging according to the heat dissipation structure of the heat generated from these circuit elements. Furthermore, in a high frequency transceiver module, it is using comparatively expensive Si substrate 121 and glass substrate 131, and there was a problem that cost rose.

[0023] Therefore, this invention is proposed for the purpose of offering the high frequency module equipment which planned high efficiency and thin-shape-izing, the miniaturization, and the low price, and its manufacture approach by forming the passive element and high density wiring layer of high degree of accuracy on this base substrate, although the organic substrate of a low price is used as a base substrate.

[0024]

[Means for Solving the Problem] The high frequency module equipment concerning this invention which attains the object mentioned above consists of the base substrate section and a high frequency component layer by which laminating formation is carried out on this base substrate section. The base substrate section consists of a core substrate formed with the organic base material which has a heat-resistant property and a RF property, and a pattern wiring layer formed on the 1st principal plane, flattening processing is performed to the maximum upper layer, and it comes to form a RF component layer forming face. It comes to constitute in a layer the passive element which a high frequency component layer becomes from the resistor section, the capacitor section, or the pattern wiring section which receives supply of a power source or a signal from the above-mentioned base substrate section side through a dielectric insulating layer on the high frequency component layer forming face of the base substrate section with a thin film technology or a thick-film technique.

[0025] According to the high frequency module equipment concerning this invention constituted as mentioned above, in the layer of a high frequency component layer, it is high degree of accuracy, and a passive element and a wiring layer with a good high frequency property are formed by a high frequency component layer being directly formed by the thin film technology or the thick-film technique on the high frequency component layer forming face of the base substrate section constituted as a flat side of high degree of accuracy, while having insulation. High frequency module equipment is that the base substrate section is formed by low cost like the process of the conventional multilayer substrate on the core substrate formed with the cheap ingredient, and reduction of whole cost is achieved. High frequency module equipment is that the high frequency signal circuit section is constituted by the high frequency component layer while a power source, the wiring section of a gland, and the wiring section of a control system are constituted by the base substrate section, both electrical isolation is planned, generating of electric interference is controlled and improvement in a property is achieved. Since high frequency module equipment can form wiring of the power source and gland which have sufficient area for the base substrate section, high current supply of a regulation is performed.

[0026] Moreover, the manufacture approach of the high frequency module equipment concerning this invention which attains the object mentioned above manufactures high frequency module equipment through a base substrate section fabrication process and a high frequency component layer formation process. A base substrate section fabrication process consists of the 1st process which forms a core substrate with the organic base material which has a heat-resistant property and a RF property, the 2nd process which forms a multilayer circuit pattern layer on the 1st [of a core substrate] principal plane, and the 3rd process which performs flattening processing to the maximum upper layer, and forms a RF component layer forming face. A high frequency component layer formation process consists of a process which forms at a multilayer the resistor section, the capacitor section, or the circuit pattern section which receives supply of a power source or a signal from a base substrate section side through a dielectric insulating layer with a thin film technology or a thick-film technique on the high frequency component layer forming face of the base substrate section, and constitutes a passive element in a layer.

[0027] According to the manufacture approach of the high frequency module equipment concerning this invention which has the process mentioned above, the high frequency module equipment of high degree of accuracy is manufactured with the thin shape to which it is high degree of accuracy, and a high frequency property has a good passive element in the layer of a high frequency component layer by forming a high frequency component layer directly with a thin film technology or a thick-film technique on the high frequency component layer forming face

constituted as a flat side of high degree of accuracy while having insulation. According to the manufacture approach of high frequency module equipment, the high frequency module equipment of low cost is manufactured by forming the base substrate section of low cost like the process of the conventional multilayer substrate on the core substrate which is at a cheap ingredient and was formed. According to the manufacture approach of high frequency module equipment, the high frequency module equipment with which both electrical isolation was planned, generating of electric interference was controlled and improvement in a property was achieved with constituting the high frequency signal circuit section in a high frequency component layer while constituting a power source, the wiring section of a gland, and the wiring section of a control system in the base substrate section is manufactured. According to the manufacture approach of high frequency module equipment, wiring of the power source and gland which have sufficient area for the base substrate section is formed, and the high frequency module equipment with which high current supply of a regulation is performed is manufactured.

[0028]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail with reference to a drawing. The high frequency module equipment 1 shown in drawing 1 as a gestalt of operation While manufacturing the base substrate section 2 constituted as a high frequency component layer forming face 3 which the maximum upper layer becomes from the flat side of high degree of accuracy through the base substrate section fabrication process which mentions a detail later The RF component layer fabrication process which mentions a detail later by using this base substrate section 2 as the base comes to form the RF component layer 4 on the RF component layer forming face 3. High frequency module equipment 1 constitutes the wiring section of an electrical power system, the wiring section of a control system, or the grand side over the high frequency component layer 4 by which the base substrate section 2 was formed in the upper layer. As shown in drawing 1, while high frequency IC 90 and a chip 91 are mounted in the top face of the high frequency component layer 4 by high frequency module equipment 1, it **** with the shielding covering 92. High frequency module equipment 1 is mounted on the mother substrate 93 as the so-called 1 chip.

[0029] The base substrate section 2 consists of the core substrate 5 which consists of a double-sided substrate, the 1st pattern wiring layer 6 formed in that 1st principal plane 5a side by using this core substrate 5 as a core, and the 2nd pattern wiring layer 7 formed in the 2nd principal plane 5b side. The 1st copper foil 8 with resin thru/or the 4th copper foil 11 with resin are joined to the base substrate section 2 to the core substrate 5 so that it may mention later. It is joined to the 1st [of the core substrate 5] principal plane 5a side, and the 1st copper foil 8 with resin forms the 1st pattern wiring layer 6 which consists of two-layer with this core substrate 5. It is joined to the 2nd [of the core substrate 5] principal plane 5b side, and the 2nd copper foil 9 with resin forms the 2nd pattern wiring layer 7 which consists of two-layer with this core substrate 5.

[0030] A fabrication process is explained to the configuration list of the base substrate section 2 at a detail, also referring to fabrication process drawing shown below at drawing 2 thru/or drawing 10. As the fabrication process of the base substrate section 2 is shown in drawing 2, front flesh-side principal plane 5a of the core substrate 5, The 1st pattern wiring layer formation process s-1 which forms the proper 1st layer pattern wiring layer 12 and the 2nd layer pattern wiring layer 13, and two or more beer halls 14 in 5b, It has the beer formation process s-3 which forms beer 15 and 16 in the 1st copper foil junction process s-2 and copper foil 8 and 9 with these resin which joins the 1st copper foil 8 with resin, and the 2nd copper foil 9 with resin to the front flesh-side principal planes 5a and 5b of the core substrate 5, respectively. The fabrication process of the base substrate section 2 manufactures the base substrate intermediate field 19 through the 2nd pattern wiring layer formation process s-4 which forms the respectively proper 3rd layer pattern wiring layer 17 and the 4th layer pattern wiring layer 18 to the joined copper foil 8 and 9 with resin.

[0031] The fabrication process of the base substrate section 2 has the 2nd copper foil junction process s-5 which joins the 3rd copper foil 10 with resin and the 2nd copper foil 11 with resin which cover the 3rd layer pattern wiring layer 17 and the 4th layer pattern wiring layer 18 to the base substrate intermediate field 19, respectively. The fabrication process of the base substrate section 2 manufactures the base substrate section 2 through the polish process s-6 which performs polish processing to the 3rd copper foil 10 with resin, and the 4th copper foil 11 with resin, and forms the high frequency component layer forming face 3 in the maximum upper layer by the side of 1st principal plane 5a.

[0032] With a low dielectric constant, the mixture of low Tandelta (PPE), i.e., the base material excellent in the high frequency property, for example, poly FENIRU ethylene, bismaleido triazine (BT-resin), polytetrafluoroethylene (brand-name Teflon), polyimide, a liquid crystal polymer (LCP), poly norbornene (PNB), a ceramic or a ceramic, and

an organic base material etc. is used, and the core substrate 5 is formed. Epoxy system substrate FR-5 grade still cheaper than the base material which the core substrate 5 has thermal resistance and chemical resistance with mechanical rigidity, for example, was mentioned above is also used. The core substrate 5 is formed by the base material mentioned above, and is cheap as compared with Si substrate and the glass substrate which become comparatively expensive by being formed in high degree of accuracy, and reduction of ingredient cost is achieved.

[0033] As shown in the core substrate 5 at drawing 3, copper foil coats 20a and 20b are formed all over 1st principal plane 5a and 2nd principal plane 5b. The 1st circuit pattern layer formation process s-1 is given to the core substrate 5. **** processing according [the core substrate 5] to a drill or laser is performed, and a beer hall 14 is formed in a position, respectively. After embedding conductive paste 21 in the beer hall 14 where flow processing was performed to the wall by plating etc., lid formation is performed in the core substrate 5 by plating. As by performing photograph RISOGURAFU processing to copper foil coats 20a and 20b shows the core substrate 5 to drawing 4, the predetermined 1st layer circuit pattern layer 12 and the predetermined 2nd layer circuit pattern layer 13 are formed in 1st principal plane 5a and 2nd principal plane 5b, respectively.

[0034] As shown at drawing 5, the 1st layer circuit pattern layer 12 and the 2nd layer circuit pattern layer 13 are covered with the 1st copper foil junction process s-2 in the core substrate 5 which passed through the above process, respectively, and the 1st copper foil 8 with resin and the 2nd copper foil 9 with resin are joined to it by 1st principal plane 5a and 2nd principal plane 5b. The so-called copper foil with resin of copper foil coats 8a and 9a with which the resin layers 8b and 9b were backed by the whole principal plane on the other hand is used for the 1st copper foil 8 with resin, and the 2nd copper foil 9 with resin, respectively.

[0035] The 1st copper foil 8 with resin and the 2nd copper foil 9 with resin are joined to 1st principal plane 5a of the core substrate 5, and 2nd principal plane 5b with adhesion resin (prepreg) by making the resin layer 8b and 9b side into a plane of composition. In addition, when the resin layers 8b and 9b are formed with thermoplastics, the copper foil 8 with resin of these 1st and the 2nd copper foil 9 with resin make adhesion resin unnecessary, and are joined to the core substrate 5. Beer 15 and 16 is formed in the 1st copper foil 8 with resin and copper foil 9 with the 2nd resin, respectively by giving the beer formation process s-3 in the condition of having been joined to the core substrate 5, and performing photograph RISOGURAFU processing to the part corresponding to each beer hall 14 mentioned above as shown in drawing 6. After the beer formation process s-3 performs photograph RISOGURAFU processing to the formation part of beer 15 and 16, Wet etching is performed. To the 1st copper foil 8 with resin and copper foil 9 with the 2nd resin Opening 22a, 22b -- forming -- these openings 22a and 22b -- a mask -- carrying out -- laser beam machining -- ***** -- by things, the land of the 1st layer circuit pattern layer 12 or the 2nd layer circuit pattern layer 13 serves as a receptacle, is alike, respectively, and forms beer 15 and 16.

[0036] The 1st copper foil 8 with resin and copper foil 9 with the 2nd resin are filled up with the electric conduction material 23a and 23b by the embedding of plating or conductive paste while flow processing is performed to the wall of beer 15 and 16 by beer plating etc. Predetermined pattern NINGU is given to copper foil coats 8a and 9a by the 2nd circuit pattern layer formation process s-4, respectively, and as shown in drawing 7, the 3rd layer circuit pattern layer 17 and the 4th layer circuit pattern layer 18 are formed in the 1st copper foil 8 with resin and copper foil 9 with the 2nd resin. the 1st circuit pattern layer formation process s-1 which mentioned above the 2nd circuit pattern layer formation process s-4 -- the same -- copper foil coats 8a and 9a -- receiving -- photograph RISOGURAFU processing -- ***** -- the 3rd layer circuit pattern layer 17 and the 4th layer circuit pattern layer 18 are formed on resin layer 8b and 9b by things, respectively, and the base substrate intermediate field 19 are manufactured.

[0037] In a base substrate section fabrication process, in order to form the high frequency component layer 4 later mentioned in the base substrate section 2, the process which forms the high frequency component layer forming face 3 which has the surface smoothness of high degree of accuracy to the base substrate intermediate field 19 is given. In the base substrate intermediate field 19, as shown in drawing 8, the 3rd layer circuit pattern layer 17 and the 4th layer circuit pattern layer 18 are covered with the 2nd copper foil junction process s-5, respectively, and the 3rd copper foil 10 with resin and the 4th copper foil 11 with resin are joined to the front flesh-side principal planes 5a and 5b, respectively.

[0038] The so-called copper foil with resin of copper foil coats 10a and 11a with which the whole principal plane was covered on the other hand, and the resin layers 10b and 11b were backed is used, respectively like [the 3rd copper foil 10 with resin, and the 4th copper foil 11 with resin] the 1st copper foil 8 with resin and the 2nd copper foil 9 with resin which were mentioned above. The 3rd copper foil 10 with resin and the 4th copper foil 11 with resin are joined to the

front flesh-side principal plane of the base substrate intermediate field 19 with adhesion resin (prepreg) by making the resin layers 10b and 11b into a plane of composition, as shown in drawing 9 . In addition, when the resin layers 10b and 11b are formed with thermoplastics, the 3rd copper foil 10 with resin and the 4th copper foil 11 with resin also make adhesion resin unnecessary, and are joined to the base substrate intermediate field 19.

[0039] Polish processing is performed to the base substrate intermediate field 19 according to the polish process s-6 to the 3rd joined copper foil 10 with resin and the 4th joined copper foil 10 with resin. The polish process s-6 forms both sides of the base substrate intermediate field 19 in the flat side where precision is high by grinding the 3rd copper foil 10 with resin, and the 4th whole copper foil 11 with resin with the abrasives which consist of mixed liquor of an alumina and a silica. the polish process s-6 is shown in drawing 10 -- as -- the 3rd copper foil with resin -- 10 side, if it puts in another way, it will grind until it is exposed of the 3rd circuit pattern layer 17 about the RF component layer forming face 3. Moreover, in the polish process s-6, resin layer 11b grinds by [as leaving the predetermined thickness Δx] about the 4th copper foil 11 side with resin, without making the 4th circuit pattern layer 18 expose.

[0040] A base substrate section fabrication process manufactures the base substrate section 2 in which it comes to form the high frequency component layer forming face 3 which has a good flat precision through the base substrate intermediate product 19 from the core substrate 5 according to each process mentioned above. It is making the process which manufactures the base substrate intermediate field 19 be the same as that of the fabrication process of the conventional multilayer substrate, and a base substrate section fabrication process is high while it can apply the fabrication process of a multilayer substrate as it is. [of mass production nature] In addition, of course, the fabrication process of the various multilayer substrates which are not limited to the process mentioned above and are conventionally adopted about the base substrate section fabrication process may be adopted.

[0041] The 2nd circuit pattern layer 13 is formed of the 2nd copper foil 9 with resin joined to the 2nd [of the core substrate 5] principal plane 5b side as the base substrate section 2 was mentioned above. The base substrate section 2 has the structure where this 2nd circuit pattern layer 13 is not exposed by restricting the amount of grinding of resin layer 11b of the 4th copper foil 11 with resin. resin layer 11b (dielectric layer) to which the 2nd circuit pattern layer 13 was left behind in the RF component layer fabrication process which mentions the base substrate section 2 later by this configuration -- a chemical -- it is made to be protected from a mechanical or thermal load After the 2nd circuit pattern layer 13 forms the RF component layer 4, it is exposed by cut clearance of the resin layer 11b mentioned above being carried out, and constitutes the input/output terminal section 24.

[0042] Laminating formation of the RF component layer 4 is carried out on the RF component layer forming face 3 through the RF component layer formation process later mentioned in the base substrate section 2 manufactured as mentioned above. It comes to form the component formation layer 28 by which the passive element of the inductor 25 which used thin film coating technology and a thick-film formation technique, and was formed on the high frequency component layer forming face 3 of the base substrate section 2 by which flattening was carried out, a capacitor 26, or register 27 grade was built in the high frequency component layer 4, and the wiring layer section 29. While high frequency IC 90 and a chip 91 are mounted on the wiring layer section 29 by the high frequency component layer 4, the whole is covered with it with the shielding covering 92.

[0043] In addition, the 4th copper foil 11 with resin joined through the 2nd copper foil 9 with resin to the base substrate 5 has copper foil section 11a ground in a base substrate section fabrication process. In a base substrate section fabrication process, each joined configuration member is pressed and unified by the press machine. In a base substrate section fabrication process, the concordance of a metal press side and the 4th copper foil 11 with resin is good, and an accurate press comes to be performed. Therefore, since the copper foil section does not constitute a wiring layer about the 4th copper foil 11 with resin, you may be not ***** but other metallic foils with resin.

[0044] A fabrication process is explained to the configuration list of the RF component layer 4 at a detail, also referring to fabrication process drawing shown below at drawing 2 and drawing 11 thru/or drawing 17 . The 1st insulation layer forming process s-7 which carries out membrane formation formation of the 1st insulating layer 30 on the high frequency component layer forming face 3 to which flattening of the base substrate section 2 manufactured through the process which mentioned above the fabrication process of the high frequency component layer 4 was carried out, It passes through the process of the surface treatment process s-8 which performs surface treatment for forming the component formation layer 28 on the 1st insulating layer 30, and the passive element formation process s-9 which forms each passive element in the component formation layer 28. The 2nd insulation layer forming process s-10 which carries out membrane formation formation of the 2nd insulating layer 31 for forming the wiring layer section 29 while

the fabrication process of the RF component layer 4 covers the component formation layer 28, High frequency module equipment 1 is manufactured through the wiring layer formation process s-11 which forms a predetermined circuit pattern 32 and a predetermined passive element in the wiring layer section 29, and the resist layer formation process s-12 which forms the resist layers 33a and 33b which cover a front flesh-side principal plane.

[0045] In the 1st insulation layer forming process s-7, insulating dielectric material is supplied on the RF component layer forming face 3, and membrane formation formation of the 1st insulating layer 30 is carried out at the base substrate section 2. The base material which was excellent in low Tandelta, i.e., a RF property, like the core substrate 5 with the low dielectric constant, and was excellent in thermal resistance or chemical resistance is used for insulating dielectric material. Specifically, benz-cyclo-butene (BCB), polyimide, poly norbornene (PNB), a liquid crystal polymer (LCP) or an epoxy resin, and acrylic resin are used for insulating dielectric material. As the membrane formation approach, the spin coat method and the curtain coat method spreading homogeneity and thickness control nature are held, the roll coat method, or a dip coating method is applied.

[0046] In the 1st insulation layer forming process s-7, much beer 34 is formed to the 1st insulating layer 30 formed on the base substrate section 2 as shown in drawing 11. Each beer 34 is formed corresponding to predetermined land 17a of the 3rd circuit pattern layer 17 exposed by the RF component layer forming face 3, and makes the method of outside face land 17a. When a photopolymer is used as insulating dielectric material, each beer 34 attaches in the 1st insulating layer 30 the mask formed in predetermined pattern NINGU, and is formed by the FOTORISO graphic method. In addition to this, each beer 34 is formed also by the proper approach.

[0047] In the surface treatment process s-8, membrane formation formation of the wiring layer 35 which covers the whole surface by the sputtering method etc., for example, consists of a nickel layer and a copper layer is carried out on the front face of the 1st insulating layer 30 containing each beer 34. As for a wiring layer 35, 50nm thru/or about 500nm come to form membranes the thickness of a nickel layer and a copper layer, respectively. In the surface treatment process s-8, processing which removes a wiring layer 35 is performed by performing etching processing with the etching reagent which consists of mixed liquor of a nitric acid / sulfuric acid / acetic acid where the formation part of the register 27 of a wiring layer 35 is masked by the resist.

[0048] The passive element layer formation process s-9 is given to a wiring layer 35, and a register 27 and a capacitor 26 are formed in it. As shown in a wiring layer 35 at drawing 12, the tantalum nitride layer 36 is formed in the removed part by the lift-off method. Sputtering of the tantalum nitride (TaN) is carried out all over resist processing having been carried out, and this tantalum nitride layer 36 is formed only in the response part of the register 27 from which the wiring layer 35 was removed by removing the tantalum nitride for a resist layer.

[0049] As shown in a wiring layer 35 at drawing 12, the tantalum nitride layer 37 is formed also in the formation part of a capacitor 26. The so-called anodic oxidation to which electric field are applied to a wiring layer 35 so that tantalum nitride may serve as an anode plate in the electrolytic solutions, such as ammonium pentaborate, where resist coating is performed all over removing a capacitor formation part is given. The tantalum nitride layer 37 oxidizes and this anodizing forms the tongue TARUOKI site (TaO₂) layer 38, when carried out by 100V and the electric-field impression for about 30 minutes.

[0050] Resist pattern NINGU is performed by photograph RISOGURAFU processing so that it may leave only a circuit pattern required for a wiring layer 35. The up electrode 39 which masking is performed to it after removing a resist in the tongue TARUOKI site layer 38, for example, becomes it from a nickel layer and a copper layer by the lift-off method is formed. In a high frequency component layer fabrication process, the high frequency transceiver module substrate intermediate field 41 by which the 1st component formative layer 40 was formed on the base substrate section 2 shown in drawing 13 are manufactured through the above process.

[0051] In a high frequency component layer fabrication process, to the high frequency transceiver module substrate intermediate field 41 manufactured through the above process, as the 2nd insulation layer forming process s-10 shows to drawing 14, membrane formation formation of the 2nd insulating layer 31 is carried out. The 2nd insulation layer forming process s-10 forms two or more beer 42 made to face [the method of outside] the up electrode 39 of a predetermined pattern or a capacitor 26 formed in this 2nd insulating layer 31 at the wiring layer 35 while forming the 2nd insulating layer 31 by the same approach as the 1st insulating layer 30 mentioned above.

[0052] In a RF component layer fabrication process, the pattern wiring 32 is formed on the 2nd insulating layer 31 by the wiring layer formation process s-11. By the sputtering method etc., on the 2nd insulating layer 31, the wiring layer formation process s-11 carries out membrane formation formation of a nickel layer, and a copper layer and the

becoming spatter layer, performs photograph RISOGURAFU processing to this spatter layer, and specifically performs predetermined pattern NINGU. After performing selectively coppering which has the thickness of about several micrometers by electric-field plating to a spatter layer further, the wiring layer formation process s-11 forms the wiring layer section 29 by removing the resist for plating and etching a spatter layer extensively further, as shown in drawing 15.

[0053] In the wiring layer section 29, an inductor 25 is formed in that part in this case. thickness sufficient by forming an inductor 25 with the thick-film formation technique of performing electrolytic plating to a spatter layer as mentioned above although a series resistance value poses a problem -- with -- **** -- it is formed and lowering of loss is controlled.

[0054] In a high frequency component layer fabrication process, by passing through the process mentioned above, it is forming the high frequency component layer 4 on the base substrate section 2, and a chemical and resin layer 11b protected from a mechanical or thermal load become unnecessary about the 2nd circuit pattern layer 13. The 2nd circuit pattern layer 13 is made to expose by performing polish processing to resin layer 11b in a RF component layer fabrication process.

[0055] In a high frequency component layer fabrication process, the whole front face of the high frequency component layer 4 and the 2nd circuit pattern layer 13 of the base substrate section 2 are coated with the permanent resist layers 33a and 33b with the resist layer formation process s-12, respectively. In a high frequency component layer fabrication process, photograph RISOGURAFU processing is performed through a mask par tongue to these resists layer 33, and as shown in drawing 16, Openings 42a and 42b are formed in a position. In a RF component layer fabrication process, the RF module equipment 1 shown in drawing 17 is manufactured by performing non-electrolyzed nickel / coppering to these openings 42, and forming electrode terminals 43a and 43b, respectively.

[0056] High frequency module equipment 1 constitutes the connection terminal which electrode terminal 43a formed in the high frequency component layer 4 side carries high frequency IC 90 and a chip 91, and connects. Electrode terminal 43b by which high frequency module equipment 1 was formed in the 2nd [of the base substrate section 2] circuit pattern layer 13 side constitutes the connection terminal and the input/output terminal section 24 at the time of being carried in the mother substrate 93. High frequency IC 90 is mounted by the flip chip method through a flip chip 94.

[0057] Although the process which joins the 1st copper foil 8 with resin thru/or the 4th copper foil 11 with resin to the 1st principal plane 5a and 2nd principal plane 5b in the high frequency module equipment 1 mentioned above by using as a core the core substrate 5 which consists of a double-sided substrate, and manufactures the base substrate section 2 of 4 lamination was adopted As for this invention, it is needless to say that it is not what is limited to the fabrication process of this base substrate section. The base substrate section 50 as the base substrate section 2 mentioned above using two double-sided substrates 51a and 51b with the same base substrate section fabrication process shown in drawing 18 as a gestalt of the 2nd operation is manufactured. In addition, since [a base substrate section fabrication process] it is the same as that of each fabrication process of the base substrate section 2 which mentioned the process according to individual above, it omits the detailed explanation.

[0058] the double-sided substrate 51 which showed the base substrate section fabrication process to drawing 18 (a) -- receiving -- the conductor of the front flesh-side principal plane -- by performing photograph RISOGURAFU processing to Sections 52a and 52b, predetermined pattern NINGU is performed, and by etching, as shown in this drawing (b), predetermined circuit Batang 53a and 53b is formed. A base substrate section fabrication process joins two double-sided substrates 51a and 51b through the medium resin material 54, as shown in this drawing (c). As shown in this drawing (d), a base substrate section fabrication process makes beer connection about each circuit Batang 53a and 53b of the double-sided substrates 51a and 51b, and manufactures the base substrate intermediate field 55.

[0059] In a base substrate section fabrication process, as shown in drawing 18 (e), the 1st copper foil 56 with resin and the 2nd copper foil 57 with resin are joined to the front flesh-side principal plane of the base substrate intermediate field 55 with a heat press, respectively. In a base substrate section fabrication process, polish processing is performed to the copper foil 56 with resin of these 1st, and the 2nd copper foil 57 with resin. In a base substrate section fabrication process, as shown in this drawing (f), the 1st double-sided substrate 51a side constitutes the RF component layer forming face 58 by which flattening was carried out to high degree of accuracy by performing polish processing of the 1st copper foil 56 with resin so that it may be exposed of circuit Batang 53a to the method of outside. In a base substrate section fabrication process, about the 1st double-sided substrate 51b side, polish processing of the 2nd copper foil 57 with resin is performed so that circuit Batang 53b may not be exposed by the method of outside. In a base

substrate section fabrication process, through the process mentioned above, as shown in this drawing (g), the base substrate section 50 is manufactured.

[0060] The base substrate section fabrication process shown in drawing 19 as a gestalt of the 3rd operation is characterized by the process which applies the liquefied resin material 60 with a dip coating method about the base substrate intermediate product 55 shown in this drawing (a) which was mentioned above, and which was manufactured according to the gestalt of the 2nd operation. That is, in a base substrate section fabrication process, the liquefied resin material 60 melted with the suitable solvent stores and gets down in the DIP tub 61, and as shown in this drawing (b), the base substrate intermediate field 55 soak in this DIP tub 61.

[0061] a base substrate section fabrication process -- setting -- ***** with the suitable base substrate intermediate product 55, and a pull-up rate -- with -- **** -- it is taken out from the DIP tub 61. In a base substrate section fabrication process, as shown in drawing 19 (c), the resin layers 62a and 62b of the liquefied resin material 60 are simultaneously formed in the front flesh-side principal plane of the base substrate intermediate field 55. In a base substrate section fabrication process, the base substrate intermediate product 55 which did in this way and formed the resin layer 62 is held in the level condition, baking processing is performed, and an excessive organic component is evaporated. In a base substrate section fabrication process, polish processing mentioned above to the base substrate intermediate field 55 is performed, and the base substrate section 63 which is carrying out specified quantity polish and showed each resin layers 62a and 62b in this drawing (d) is manufactured.

[0062] In a base substrate section fabrication process, it is supposed by controlling the concentration, *****, or the pull-up rate of the liquefied resin material 60 that it is possible to acquire the thickness precision of the resin layer 62. In addition, about the resin layer 62, it may be made to perform the flattening by the dry etching methods, such as a directivity chemical etching method (RIE:Reactive Ion Etching) and the plasma-etching method (PE:Plasma Etching), for example.

[0063] By the way, as high frequency module equipment 1 is shown in drawing 1 $R > 1$, while high frequency IC 90 and a chip 91 are carried in the front face of the high frequency component layer 3 by the flip chip method etc., the whole is covered with the shielding covering 92. For this reason, in high frequency module equipment 1, in order to be filled with generation of heat from high frequency IC 90 and a chip 91 in the shielding covering 92, it is desirable to establish heat dissipation structure.

[0064] In high frequency module equipment 1, as shown, for example in drawing 20, it fills up with the thermally conductive resin material 70 between the top faces of high frequency IC 90 and the inner surfaces of the shielding covering 92 with big calorific value. In high frequency module equipment 1, through this thermally conductive resin material 70, generation of heat from high frequency IC 90 is transmitted to the shielding covering 92, and radiates heat to the exterior through this shielding covering 92. In addition, in high frequency module equipment 1, it is that the comparatively large-sized high frequency IC 90 is held with the thermally conductive resin material 70 and the shielding covering 92, and mechanical rigid improvement is also achieved.

[0065] In high frequency module equipment 1, as shown, for example in drawing 21, the beer 71 for cooling of a large number which open the base substrate section 2 and the high frequency component layer 4 for free passage corresponding to the loading field of high frequency IC 90 may be formed. In case the beer 71 for cooling forms the beer for connection in the base substrate section 2 or the high frequency component layer 4, it is formed of the same process. In high frequency module equipment 1, generation of heat from high frequency IC 90 is transmitted to the base of the base substrate section 2 through the beer 71 for cooling, and radiates heat to the exterior. By using also [material / 70 / for heat dissipation / which was mentioned above as high frequency module equipment 1 was shown in this drawing / electric conduction resin], heat dissipation from the upper and lower sides is performed, and improvement in a heat dissipation operation comes to be achieved.

[0066] Moreover, you may make it that in which the copper foil section 72 formed in the base substrate 5 as shown in this drawing carried out 50nm and thickness greatly, and formed them used for high frequency module equipment 1. As for high frequency module equipment 1, heat dissipation from the base substrate 5 comes to be performed by connecting the beer 71 for cooling to this copper foil section 72, respectively.

[0067] You may make it form the core substrate 73 which constitutes the base substrate section 2 with a conductive base material in high frequency module equipment 1, as shown, for example in drawing 22. The core substrate 72 is constituted so that a metal core with the good conductivity of copper, 42 alloys, etc. may be used and much beer 71 for cooling mentioned above may be connected. With the electric conduction resin material 70 and the beer 71 for cooling

for heat dissipation which mentioned above high frequency module equipment 1, heat dissipation from the core substrate 73 is also performed, more efficient heat dissipation comes to be performed, and improvement in dependability is achieved.

[0068]

[Effect of the Invention] Perform flattening processing of high degree of accuracy to the principal plane of the base substrate section which used the comparatively cheap organic substrate as the core substrate while having insulation according to this invention, as explained to the detail above, and it constitutes as a RF component layer forming face. By the RF component layer which has the RF component formed by the thin film technology or the thick-film technique on this RF component layer forming face and a wiring layer being formed directly, in the layer of a RF component layer, it is high degree of accuracy, and is formed of a process with a simple passive element with a good RF property. According to this invention, the high frequency module equipment with which reduction of whole cost was achieved comes to be obtained by forming a multilayer wiring layer like the process of the conventional multilayer substrate, and the base substrate section being formed by low cost on the core substrate which consists of a cheap ingredient. According to this invention, the cheap RF module equipment with which both electrical isolation was planned, generating of electric interference was controlled and improvement in a property was achieved with the RF signal circuit section being constituted by the RF component layer while a power source, the wiring section of a gland, and the wiring section of a control system are constituted by the base substrate section comes to be obtained. According to this invention, since it is possible to form wiring of the power source and gland which have sufficient area for the base substrate section, the high frequency module equipment with which high current supply of a regulation is performed comes to be obtained.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing of longitudinal section of the high frequency module equipment concerning this invention.

[Drawing 2] It is production process drawing of this high frequency module equipment.

[Drawing 3] It is drawing of longitudinal section of the core substrate used for this high frequency module equipment.

[Drawing 4] It is the PATANNINGU process explanatory view of a core substrate.

[Drawing 5] It is the junction process explanatory view of the 1st copper foil with resin, and the 2nd copper foil with resin.

[Drawing 6] It is the process explanatory view of beer formation.

[Drawing 7] It is the formation process explanatory view of the 1st pattern wiring layer and the 2nd pattern wiring layer.

[Drawing 8] It is the junction process explanatory view of the 3rd copper foil with resin, and the 4th copper foil with resin.

[Drawing 9] It is a process explanatory view in the condition of having joined the 3rd copper foil with resin, and the 4th copper foil with resin.

[Drawing 10] It is the polish process explanatory view of the 3rd copper foil with resin, and the 4th copper foil with resin.

[Drawing 11] It is the formation process explanatory view of the 1st resin layer.

[Drawing 12] It is the formation process explanatory view of a wiring layer.

[Drawing 13] It is the formation process explanatory view of a passive element.

[Drawing 14] It is the formation process explanatory view of the 2nd resin layer.

[Drawing 15] It is the formation process explanatory view of the wiring layer section.

[Drawing 16] It is the formation process explanatory view of a resist layer.

[Drawing 17] It is drawing of longitudinal section of high frequency module equipment.

[Drawing 18] It is the explanatory view of other production processes of the base substrate section.

[Drawing 19] It is the explanatory view of the production process of the base substrate section by the dip coating method.

[Drawing 20] It is drawing of longitudinal section of high frequency module equipment equipped with heat dissipation structure.

[Drawing 21] It is drawing of longitudinal section of high frequency module equipment equipped with other heat dissipation structures.

[Drawing 22] It is drawing of longitudinal section of high frequency module equipment equipped with other heat dissipation structures.

[Drawing 23] It is the block diagram of the RF transceiver circuit according to a TERODAIN method to a supermarket.

[Drawing 24] It is the block diagram of the RF transceiver circuit by the direct conversion method.

[Drawing 25] It is the explanatory view of the inductor section with which the conventional high frequency transceiver module is equipped, and this drawing (a) is an important section perspective view, and this drawing (b) is important section drawing of longitudinal section.

[Drawing 26] It is drawing of longitudinal section of the high frequency transceiver module using the conventional

silicon substrate.

[Drawing 27] It is drawing of longitudinal section of the high frequency transceiver module using the conventional glass substrate.

[Drawing 28] It is drawing of longitudinal section of the package which mounted conventional high frequency module equipment in the interpauser board.

[Description of Notations]

1 High Frequency Module Equipment, 2 Base Substrate Section, 3 High Frequency Component Layer Forming Face, 4 RF component layer, 5 A core substrate, 6 The 1st pattern wiring layer, 7 The 2nd pattern wiring layer, 8 The 1st copper foil with resin, 9 2nd copper foil with resin, 10 The 3rd copper foil with resin, 11 The 4th copper foil with resin, 12 The 1st layer pattern wiring layer, 13 15 The 2nd layer pattern wiring layer, 16 Beer, 17 The 3rd layer pattern wiring layer, 18 The 4th layer pattern wiring layer, 19 Base substrate intermediate field, 24 Input/output terminal section, 25 An inductor, 26 A capacitor and 27 A register, 28 Component formation layer, 30 The 1st insulating layer, 31 The 2nd insulating layer, 33 Resist layer, 34 Beer, 36, 37 tantalum nitride layers, 38 Tongue TARUOKI site layer, 39 An up electrode, 41 A high frequency transceiver module substrate intermediate product, 43 An electrode terminal, 70 Conductive resin material, 71 The beer for heat dissipation, 72 A heat dissipation pattern, 73 A metal core, 90 High frequency IC, 91 chips, 92 Shielding covering, 93 Mother substrate

[Translation done.]